

**INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S1  
KONSENTRASI TEKNIK ELEKTRONIKA**



**PERENCANAAN DAN PEMBUATAN ALAT PENGUAT DAYA  
AUDIO KELAS D**

**SKRIPSI**

***Disusun Oleh:***  
**Hariyadi Rahmat Subagyo**  
**00.17.154**

**SEPTEMBER 2008**

---

# LEMBAR PERSETUJUAN

PERENCANAAN DAN PEMBUATAN ALAT PENGUAT DAYA AUDIO  
KELAS D

## SKRIPSI

*Disusun dan diajukan sebagai salah satu syarat untuk memperoleh gelar Sarjana  
Teknik Elektronika Strata Satu (S-1)*

*Disusun Oleh :*

**HARIYADI RAHMAT SUBAGYO**  
00.17.154



Diperiksa dan disetujui,

Dosen Pembimbing I

**I Komang Somawirata, ST, MT**  
NIP. P. 1030100361

Dosen Pembimbing II

**Ir. Eko Nurcahyo**  
NIP. Y. 1028700172



Mengetahui,

**Ketua Jurusan Teknik Elektro S-1**

**Ir. B. Yudi Limpraptono, MT**  
NIP.Y. 103 950 0274

**JURUSAN TEKNIK ELEKTRO S-1  
KONSENTRASI TEKNIK ELEKTRONIKA  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI NASIONAL MALANG  
2008**



INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNIK INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1  
Jl.Raya Karanglo Km. 2  
Malang

---

### BERITA ACARA UJIAN SKRIPSI

Nama : Hariyadi Rahmat Subagyo  
NIM : 00.17.154  
Jurusan : Teknik Elektro S-1  
Konsentrasi : Teknik Elektronika  
Judul Skripsi : Perencanaan dan Pembuatan Alat Penguat Daya Audio  
Kelas D

Dipertahankan di hadapan Majelis Penguji Skripsi jenjang Strata Satu (S-1)  
pada:

Hari : Jum'at  
Tanggal : 26 September 2008  
Dengan Nilai : 83,6 (A) *fy*



Ir. Mochtar Asroni, MSME  
NIP. Y. 1018100036

#### Panitia Majelis Penguji :

Sekretaris

Ir. F. Yudi Limpraptono, MT  
NIP. Y. 1039500274

#### Anggota Penguji :

Penguji Pertama

Ir. Teguh Herbasuki, MT  
NIP. Y. 1038900209

Penguji Kedua

Irmalia Suryani F, ST. MT  
NIP. P. 1030100365

---

## KATA PENGANTAR

Alhamdulillah, dengan memanjatkan puji syukur kehadirat Allah SWT, yang telah memberikan rahmat, hidayah serta segala karunia-Nya, akhirnya penyusun dapat menyelesaikan skripsi ini yang berjudul **“Perencanaan dan Pembuatan Alat Penguat Daya Audio Kelas D”**. Laporan skripsi ini merupakan salah satu persyaratan kelulusan Strata 1 Jurusan Teknik Elektro Program Studi Elektronika, Institut Teknologi Nasional Malang.

Keberhasilan penyusunan laporan skripsi ini tidak lepas dari dukungan dan bantuan berbagai pihak. Untuk itu penyusun menyampaikan terima kasih kepada :

1. Bapak Prof. DR. Ir. Abraham Lomi, MSEE selaku Rektor Institut Teknologi Nasional Malang.
2. Bapak Ir. Mochtar Asroni, MSME, selaku Dekan FTI Institut Teknologi Nasional Malang.
3. Bapak Ir. Yudi Limpraptono, MT, selaku Ketua Jurusan Teknik Elektro S-1.
4. Bapak I Komang Somawirata, ST, MT, selaku Dosen Pembimbing I.
5. Bapak Ir. Eko Nurcahyo, selaku Dosen Pembimbing II.
6. Kedua orangtua saya atas dukungan moril dan spiritual serta do'a restunya.
7. Teman-teman yang telah membantu terselesaikannya skripsi ini.

Dengan segala itikad, kemampuan dan saran yang ada, laporan skripsi ini dapat terselesaikan dengan sebaik-baiknya. Namun karena keterbatasan waktu dan faktor lain yang dihadapi sehingga menyebabkan laporan skripsi ini tidak lepas dari banyaknya kekurangan. Karena itu sejumlah koreksi dan masukan konstruktif diperlukan guna kesempurnaan laporan skripsi ini. Semoga laporan skripsi dari pemikiran sederhana ini akan menjadi cikal bakal dari karya yang lebih inovatif dan dapat bermanfaat untuk semua orang.

Malang, September 2008

Penyusun

## **ABSTRAKSI**

### **PERENCANAAN DAN PEMBUATAN ALAT PENGUAT DAYA AUDIO KELAS D**

**Hariyadi Rahmat Subagyo, 0017154, Jurusan Teknik Elektro S-1, Dosen  
Pembimbing I : I Komang Somawirata, ST, MT., Dosen Pembimbing II :  
Ir. Eko Nurcahyo**

Skripsi ini bertujuan untuk merancang dan membuat alat penguat daya audio yang memiliki efisiensi tinggi secara teoritis 100% yang mana dalam hal ini adalah efisiensi daya. Penguat daya ini menggunakan teknik switching dengan memanfaatkan transistor komplemen BD139 dan BD140 sebagai saklar. Dalam perancangan alat ini penulis menggunakan 2 IC CA3140. IC pertama berfungsi sebagai pre-amp dan IC kedua berfungsi sebagai komparator sekaligus oscilator. Keluaran dari IC ini akan dihubungkan ke IC HCF4049UB yang mana berfungsi sebagai time delay untuk mendriver rangkaian switching transistor. Sebuah Low Pass Filter diperlukan untuk menyaring sinyal pembawa (carrier wave) yang membawa sinyal audio kemudian meloloskan sinyal yang diinginkan ke speaker.

Kata kunci : Switching Amplifier, Pulse Width Modulation

## DAFTAR ISI

JUDUL .....	i
LEMBAR PERSETUJUAN .....	ii
KATA PENGANTAR .....	iii
ABSTRAKSI .....	iv
DAFTAR ISI .....	v
DAFTAR GAMBAR .....	vii
DAFTAR TABEL .....	ix
DAFTAR GRAFIK.....	x
<b>BAB I PENDAHULUAN</b>	
1.1 Latar Belakang .....	1
1.2 Rumusan Masalah .....	2
1.3 Batasan Masalah.....	2
1.4 Tujuan .....	2
1.5 Metodologi Penelitian .....	2
1.6 Sistematika Penulisan .....	3
<b>BAB II LANDASAN TEORI</b>	
2.1 Amplifier .....	6
2.1.1 Klasifikasi Kelas Amplifier .....	7
2.1.1.1. Penguat Kelas A.....	7
2.1.1.2. Penguat Kelas B.....	11
2.1.1.3. Penguat Kelas AB.....	13
2.1.1.4. Penguat Kelas C.....	16
2.1.1.5. Penguat Kelas D.....	17
2.2 Operasional Amplifier.....	18
2.2.1. Penguat Inversi (Inverting Amplifier) .....	21
2.2.2. Penguat Non-Inversi (Non Inverting Amplifier) .....	22
2.3 Modulasi Lebar Pulsa.....	23
2.4 Transistor .....	27
2.4.1 Transistor Dalam Keadaan Saturasi (Jenuh).....	27
2.4.2 Transistor Dalam Keadaan Cut-Off (Tersumbat) .....	27

2.5	Rangkaian Penapis ( <i>Filter</i> ) .....	30
2.5.1	Low Pass Filter .....	30
2.5.2	High Pass Filter.....	31

### **BAB III PERENCANAAN DAN PEMBUATAN ALAT**

3.1	Perancangan Band Pass Filter.....	36
3.2	Perancangan Pre-Amplifier.....	38
3.3	Perancangan Komparator.....	39
3.4	Perancangan Triangle Wave .....	42
3.5	Perancangan Delay Circuit.....	43
3.6	Perancangan Switching Transistor.....	45
3.7	Perancangan Low Pass Filter.....	46

### **BAB IV PENGUJIAN DAN ANALISA ALAT**

4.1	Pengujian Rangkaian Amplifier.....	48
4.1.1	Tujuan .....	48
4.1.2	Peralatan Yang Digunakan .....	48
4.1.3	Prosedur Pengujian .....	48
4.1.4	Hasil Pengujian .....	49
4.1.5	Perhitungan Penguatan Amplifier.....	52
4.1.6	Perhitungan Daya Output Amplifier.....	52
4.1.7	Perhitungan Efisiensi Amplifier .....	52
4.1.8	Respon Frekuensi Amplifier.....	53
4.2	Spesifikasi Alat .....	54

### **BAB V PENUTUP**

5.1	Kesimpulan .....	64
5.2	Saran .....	65

### **DAFTAR PUSTAKA**

### **LAMPIRAN**

## DAFTAR GAMBAR

2.1	Rangkaian Dasar Kelas A.....	8
2.2	Garis Beban dan Titik Q Kelas A.....	8
2.3	Rangkaian Imajiner Analisa AC Kelas A.....	9
2.4	Kurva Penguatan Kelas A .....	10
2.5	Titik Q Penguat A, AB, dan B.....	11
2.6	Rangkaian Dasar Penguat Kelas B .....	12
2.7	Kurva Penguatan Kelas B.....	13
2.8	Overlapping Sinyal Keluaran Penguat Kelas B .....	14
2.9	Rangkaian Dasar Penguat AB .....	15
2.10	Rangkaian Dasar Penguat Kelas C.....	16
2.11	Konsep Penguat Kelas D .....	17
2.12	Ilustrasi Modulasi PWM Penguat Kelas D.....	18
2.13	Diagram Blok Op-Amp .....	19
2.14	Modus Loop Terbuka .....	20
2.15	Pembanding Tegangan .....	20
2.16	Rangkaian Penguat Inversi .....	21
2.17	Rangkaian Penguat Non-Inversi (Tak Membalik) .....	22
2.18	Siklus Tugas dari Detektor Non Inverting .....	24
2.19	Sebuah modulator lebar pulsa .....	26
2.20	Transistor Dalam Keadaan Saturasi (Jenuh).....	27
2.21	Transistor Dalam Keadaan Cut-Off (Tersumbat).....	28
2.22	Garis Beban Transistor sebagai Saklar.....	29
2.23	Karakteristik Transistor .....	29
2.24	Rangkaian Tapis Pasif Low Pass RC Orde Pertama .....	30
2.25	Respon Frekuensi Orde Pertama Low Pass Filter .....	31
2.26	Rangkaian Tapis Pasif High Pass RC Orde Pertama .....	32
2.27	Respon Frekuensi Orde Pertama High Pass Filter .....	32
3.1	Blok Diagram Amplifier Kelas D .....	34
3.2	Rangkaian Band Pass Filter (Bandwidth).....	36
3.3	Pin-Pin IC CA3140 .....	38



3.4	Rangkaian Hasil Perancangan Pre-Amp .....	38
3.5	Komparator.....	40
3.6	Rangkaian Hasil Perancangan Komparator.....	41
3.7	Rangkaian Hasil Perancangan Triangle Wave .....	42
3.8	IC HCF4049UB .....	43
3.9	Rangkaian Hasil Perancangan Delay .....	44
3.10	Rangkaian Hasil Perencanaan Switching Transistor.....	46
3.11	Rangkaian Hasil Perancangan Low Pass Filter .....	47
4.1	Skema Pengujian .....	49
4.2	Hasil Pengujian Output Sinyal Setelah Low Pass Filter Tanpa Sinyal Input .....	49
4.3	Hasil Pengujian Output Sinyal Setelah Low Pass Filter Menggunakan Sinyal Input ( $f = 1 \text{ KHz}$ , $V_{in} = 256 \text{ mV}$ ) .....	50
4.4	Hasil Pengujian Output Sinyal PWM Sebelum Low Pass Filter Tanpa Sinyal Input .....	50
4.5	Hasil Pengujian Output Sinyal PWM Sebelum Low Pass Filter Menggunakan Sinyal Input ( $f = 1 \text{ KHz}$ , $V_{in} = 256 \text{ mV}$ ) .....	51

## DAFTAR TABEL

2.1	Klasifikasi Amplifier Berdasarkan Kelas Pengoperasian.....	7
4.1	Hasil Pengukuran Pendekatan Bode Plot.....	53

## DAFTAR GRAFIK

4.1	Respon Frekuensi Menggunakan Pendekatan Bode Plot .....	54
-----	---	----

# BAB I

## PENDAHULUAN

### 1.1. Latar Belakang

Saat ini kebutuhan *entertainment* tidak dapat dipisahkan dari kehidupan manusia. Bahkan dunia *entertainment* berkembang dengan sedemikian pesatnya. Salah satu bentuk *entertainment* yang sangat berkembang adalah perangkat *audio*. Untuk dapat menerima informasi melalui media suara secara elektronik maka diperlukan perangkat *audio* salah satunya adalah penguat daya atau *power amplifier*. Penguat daya yang umum digunakan adalah penguat kelas A, kelas B dan kelas AB. Semua penguat tersebut merupakan *linear amplifier* dengan efisiensi daya tertinggi secara teoritis 78,5%. Penguat kelas D termasuk ke dalam jenis *switching amplifier* yang secara teoritis efisiensinya mencapai 100%. Efisiensi yang lebih tinggi memungkinkan *amplifier* dibuat dengan ukuran lebih kecil dan ringan karena tidak membutuhkan penyerap panas atau *heatsink* berukuran besar dan berat.

Berdasarkan latar belakang diatas penulis ingin membuat suatu alat penguat daya *audio* yang memiliki efisiensi tinggi. Sistem penguat dikatakan memiliki tingkat efisiensi tinggi (100%) jika tidak ada rugi-rugi pada proses penguatannya yang terbuang menjadi panas. Penguat daya *audio* ini nantinya tidak membutuhkan *heatsink* yang berukuran besar dan berat. Untuk keperluan tersebut, penulis menyusun skripsi dengan judul :

### **“ PERENCANAAN DAN PEMBUATAN ALAT PENGUAT DAYA AUDIO KELAS D ”**

## 1.2. Rumusan Masalah

Dari latar belakang diatas, dapat dirumuskan masalah yang akan dibahas yaitu bagaimana merancang dan membuat suatu alat penguat daya *audio* kelas D yang memiliki efisiensi tinggi.

## 1.3. Batasan Masalah

Dalam menyusun skripsi ini diperlukan suatu batasan masalah agar tidak menyimpang dari ruang lingkup yang akan dibahas. Batasan-batasan masalahnya antara lain sebagai berikut :

1. Daya output amplifier 20 watt RMS/Chanel.
2. *Algoritma amplifier* menggunakan teknik *switching* (PWM).
3. Catu daya amplifier 12 V.
4. Impedansi speaker 8  $\Omega$ .

## 1.4. Tujuan

Tujuan dari penyusunan skripsi ini adalah merancang dan membuat suatu alat penguat daya *audio* kelas D yang memiliki efisiensi tinggi sehingga nantinya tidak membutuhkan *heatsink* yang berukuran besar dan berat.

## 1.5. Metodologi Penelitian

Untuk menguraikan dan menjelaskan tentang penyusunan laporan skripsi ini, maka dilakukan langkah-langkah ataupun metode-metode sebagai berikut.

1. Mencari, membaca dan mengambil data dari berbagai referensi yang berhubungan dengan penyusunan skripsi ini.

2. Melakukan diskusi dengan dosen pembimbing mengenai teori-teori dan komponen-komponen apa saja yang digunakan dalam pembuatan alat.
3. Merancang dan membuat alat.
4. Mengadakan pengujian alat secara keseluruhan kemudian menarik kesimpulan.

#### **1.6. Sistematika Penulisan**

Dalam pembuatan laporan skripsi ini penulis menggunakan sistematika sebagai berikut :

#### **BAB I : Pendahuluan**

Pendahuluan menguraikan pokok persoalan. Terdiri dari :

- Latar belakang

Menguraikan mengapa penulis sampai kepada pemilihan topik permasalahan yang bersangkutan.

- Rumusan dan Batasan Masalah

Memberikan batasan yang jelas bagian mana dari persoalan yang dikaji dan bagian mana yang tidak.

- Tujuan Penulisan

Menggambarkan hasil-hasil yang diharapkan dari penelitian ini dengan memberikan jawaban terhadap masalah yang diteliti.

- Metode Penelitian

Menjelaskan cara pelaksanaan kegiatan penelitian, mencakup cara pengumpulan data dan cara analisa data.

Jenis-Jenis Metode Penelitian :

- a. Studi Pustaka : Semua bahan diperoleh dari buku-buku dan/atau jurnal.
- b. Studi Lapangan : Data diambil langsung di lokasi penelitian.
- c. Gabungan : Menggunakan gabungan kedua metode di atas.

- Sistematika Penulisan

Memberikan gambaran umum dari bab ke bab isi dari penulisan laporan skripsi.

**BAB II : Landasan Teori**

Menguraikan teori-teori yang menunjang penulisan/penelitian, yang bisa diperkuat dengan menunjukkan hasil penelitian sebelumnya.

**BAB III : Perencanaan dan Pembuatan Alat**

Membahas tentang perencanaan dan pembuatan alat secara keseluruhan.

**BAB IV : Hasil Penelitian dan Pengujian Alat**

Bagian ini dapat dipecah menjadi beberapa sub bab.

- Hasil Penelitian

Menguraikan hasil penelitian yang mencakup semua aspek yang terkait dengan penelitian.

- Pengujian Alat

Membahas mengenai uji coba sistem, pengamatan, pengukuran dan analisa, serta kemungkinan pengembangan dari sistem yang telah dibuat.

## **BAB V : Penutup**

Bab ini bisa terdiri dari kesimpulan saja atau ditambahkan saran.

- Kesimpulan

Berisi jawaban dari masalah yang diajukan penulis, yang diperoleh dari penelitian.

- Saran

Ditujukan kepada pihak-pihak terkait, sehubungan dengan hasil penelitian.



## BAB II

### LANDASAN TEORI

#### 2.1. Amplifier

Penguat *audio* (*amplifier*) secara harfiah diartikan dengan memperbesar dan menguatkan sinyal input. Tetapi yang sebenarnya terjadi adalah, sinyal input di-replika (*copied*) dan kemudian di-reka kembali (*re-produced*) menjadi sinyal yang lebih besar dan lebih kuat. Dari sinilah muncul istilah fidelitas (*fidelity*) yang berarti seberapa mirip bentuk sinyal keluaran hasil replika terhadap sinyal masukan. Ada kalanya sinyal input dalam prosesnya kemudian terdistorsi karena berbagai sebab, sehingga bentuk sinyal keluarannya menjadi cacat. Sistem penguat dikatakan memiliki fidelitas yang tinggi (*high fidelity*), jika sistem tersebut mampu menghasilkan sinyal keluaran yang bentuknya persis sama dengan sinyal input. Hanya level tegangan atau amplituda saja yang telah diperbesar dan dikuatkan. Di sisi lain, efisiensi juga mesti diperhatikan. Efisiensi yang dimaksud adalah efisiensi dari penguat itu yang dinyatakan dengan besaran persentasi dari power output dibandingkan dengan power input. Sistem penguat dikatakan memiliki tingkat efisiensi tinggi (100%) jika tidak ada rugi-rugi pada proses penguatannya yang terbuang menjadi panas. Table perbandingan amplifier berdasarkan kelas pengoperasian dapat dilihat dibawah ini :

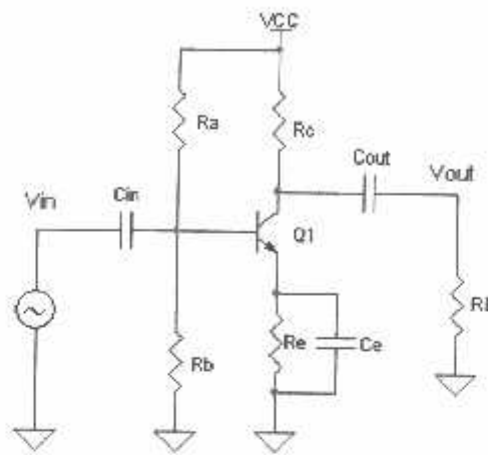
	KELAS			
	A	AB	B	C
Power Efisiensi (Tipikal)	5% - 20%	20% - 40%	40% - 70%	70% - 90%
Sudut Konduksi (Tipikal)	360 <sup>o</sup>	210 <sup>o</sup>	180 <sup>o</sup>	120 <sup>o</sup>
Distorsi	Low	Moderate	High	Extreme
Titik Bias	Center Of Load Line	Near Cut-Off	At Cut-Off	Beyond Cut-Off
Aplikasi	Amplifier Audio Linear	Amplifier Audio Push-Pull	Amplifier Audio Push-Pull	Amplifier Daya Frekuensi Radio

Tabel 2.1 Klasifikasi Amplifier Berdasarkan Kelas Pengoperasian  
(Sumber : Michael Tooley, BA, Rangkaian Elektronik Prinsip dan Aplikasi)

## 2.1.1. Klasifikasi Kelas Amplifier

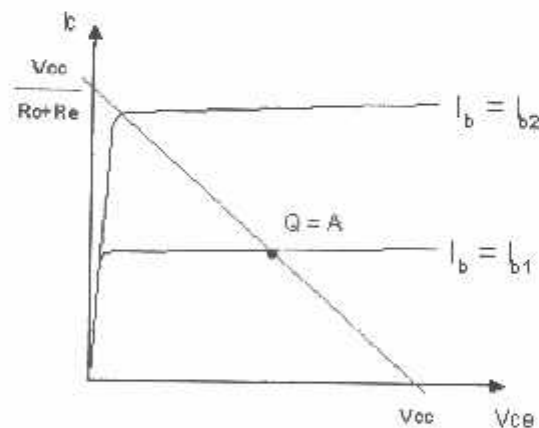
### 2.1.1.1. Penguat Kelas A

Contoh dari penguat kelas A adalah rangkaian dasar *common emitter* (CE) transistor. Penguat tipe kelas A dibuat dengan mengatur arus bias yang sesuai di titik tertentu yang ada pada garis bebannya. Sedemikian rupa sehingga titik Q ini berada tepat di tengah garis beban kurva  $V_{CE} - I_c$  dari rangkaian penguat tersebut dan sebut saja titik ini titik A. Gambar 2.1 adalah contoh rangkaian *common emitter* dengan transistor NPN Q1.



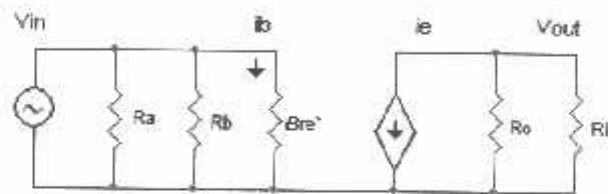
Gambar 2.1 Rangkaian Dasar Kelas A  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Garis beban pada penguat ini ditentukan oleh resistor  $R_c$  dan  $R_e$  dari rumus  $V_{CC} = V_{CE} + I_c R_c + I_e R_e$ . Jika  $I_e = I_c$  maka dapat disederhanakan menjadi  $V_{CC} = V_{CE} + I_c (R_c + R_e)$ . Selanjutnya dapat digambar garis beban rangkaian ini dari rumus tersebut. Sedangkan resistor  $R_a$  dan  $R_b$  dipasang untuk menentukan arus bias.



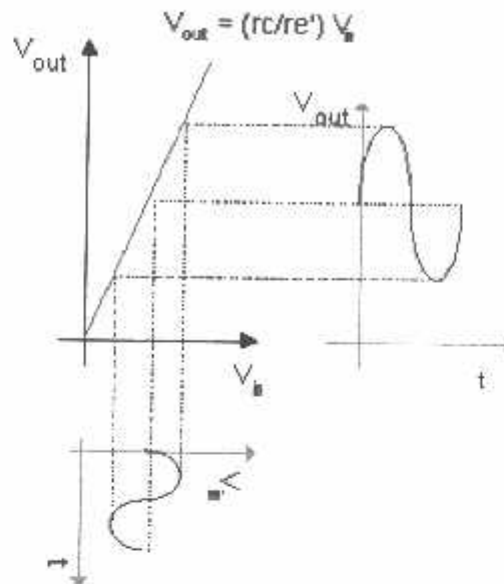
Gambar 2.2 Garis Beban dan Titik Q Kelas A  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Besar arus  $I_b$  biasanya tercantum pada datasheet transistor yang digunakan. Besar penguatan sinyal AC dapat dihitung dengan teori analisa rangkaian sinyal AC. Analisa rangkaian AC adalah dengan menghubungkan singkat setiap komponen kapasitor C dan secara imajiner menyambungkan  $V_{cc}$  ke ground. Dengan cara ini rangkaian gambar 2.1 dapat dirangkai menjadi seperti gambar 2.3. Resistor  $R_a$  dan  $R_c$  dihubungkan ke ground dan semua kapasitor dihubung singkat.



Gambar 2.3 Rangkaian Imajiner Analisa AC Kelas A  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Dengan adanya kapasitor  $C_c$ , nilai  $R_c$  pada analisa sinyal AC menjadi tidak berarti. Penguatan didefinisikan dengan  $V_{out}/V_{in} = r_c/r_e'$ , dimana  $r_c$  adalah resistansi  $R_c$  paralel dengan beban  $R_L$  (pada penguat akhir,  $R_L$  adalah speaker 8 Ohm) dan  $r_e'$  adalah resistansi penguatan transistor. Nilai  $r_e'$  dapat dihitung dari rumus  $r_e' = h_{fe}/h_{ie}$  yang datanya juga ada di datasheet transistor. Gambar 2.4 menunjukkan ilustrasi penguatan sinyal input serta proyeksinya menjadi sinyal output terhadap garis kurva x-y rumus penguatan  $V_{out} = (r_c/r_e)V_{in}$ .

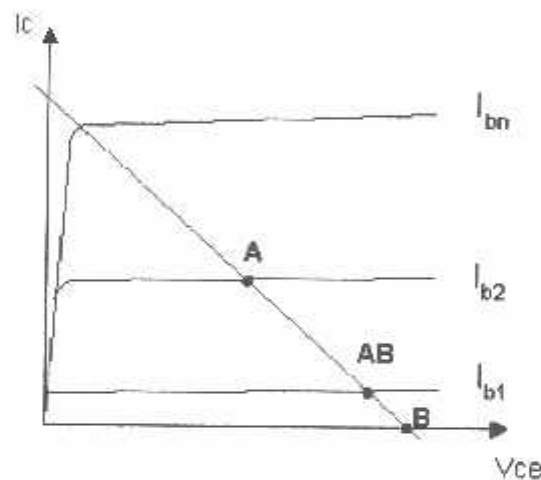


Gambar 2.4 Kurva Penguatan Kelas A  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Ciri khas dari penguat kelas A, seluruh sinyal keluarannya bekerja pada daerah aktif. Penguat tipe kelas A disebut sebagai penguat yang memiliki tingkat fidelitas yang tinggi. Asalkan sinyal masih bekerja di daerah aktif, bentuk sinyal keluarannya akan sama persis dengan sinyal input. Namun penguat kelas A ini memiliki efisiensi yang rendah kira-kira hanya 25% - 50%. Ini tidak lain karena titik Q yang ada pada titik A, sehingga walaupun tidak ada sinyal input (atau ketika sinyal input = 0 Vac) transistor tetap bekerja pada daerah aktif dengan arus bias konstan. Transistor selalu aktif (ON) sehingga sebagian besar dari sumber catu daya terbuang menjadi panas. Karena ini juga transistor penguat kelas A perlu ditambah dengan pendingin ekstra seperti heatsink yang lebih besar.

### 2.1.1.2. Penguat Kelas B

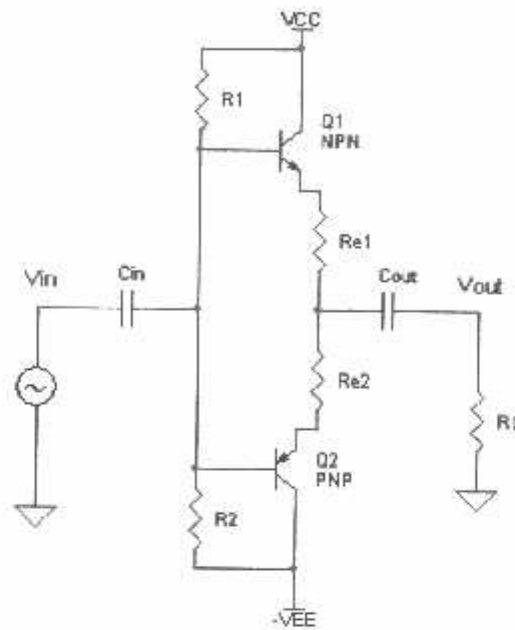
Panas yang berlebih menjadi masalah tersendiri pada penguat kelas A. Maka dibuatlah penguat kelas B dengan titik Q yang digeser ke titik B (pada gambar 2.5). Titik B adalah satu titik pada garis beban dimana titik ini berpotongan dengan garis arus  $I_b = 0$ . Karena letak titik yang demikian, maka transistor hanya bekerja aktif pada satu bagian phase gelombang saja. Oleh sebab itu penguat kelas B selalu dibuat dengan 2 buah transistor Q1 (NPN) dan Q2 (PNP).



Gambar 2.5 Titik Q Penguat A, AB dan B  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

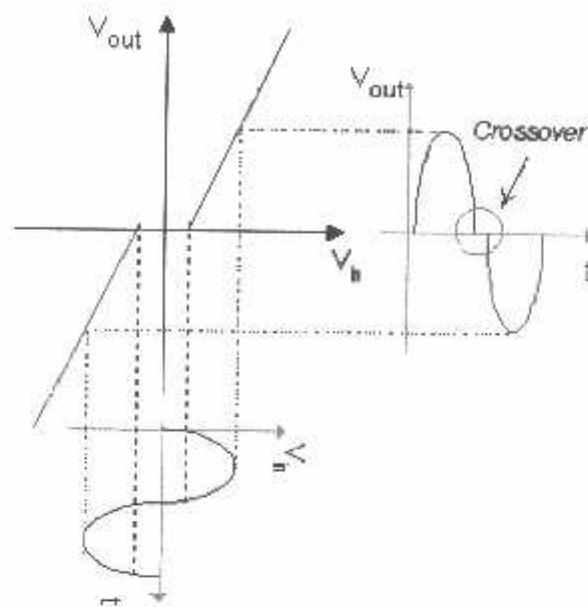
Karena kedua transistor ini bekerja bergantian, maka penguat kelas B sering dinamakan sebagai penguat *Push-Pull*. Rangkaian dasar PA kelas B adalah seperti gambar 2.6. Jika sinyalnya berupa gelombang sinus, maka transistor Q1 aktif pada 50% siklus pertama (phase positif  $0^\circ$ - $180^\circ$ ) dan selanjutnya giliran transistor Q2 aktif pada siklus 50% berikutnya (phase negative  $180^\circ$ - $360^\circ$ ). Penguat kelas B lebih efisien dibanding dengan kelas A, sebab jika tidak ada sinyal input

( $V_{in} = 0$  Volt) maka arus bias  $I_b$  juga  $= 0$  dan praktis membuat kedua transistor dalam keadaan OFF.



Gambar 2.6 Rangkaian Dasar Penguat Kelas B  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Efisiensi penguat kelas B kira-kira sebesar 75%. Namun bukan berarti masalah sudah selesai, sebab transistor memiliki ke-tidak ideal-an, Pada kenyataannya ada tegangan jepit  $V_{BE}$  kira-kira sebesar 0,7 volt yang menyebabkan transistor masih dalam keadaan OFF walaupun arus  $I_b$  telah lebih besar beberapa mA dari 0. Ini yang menyebabkan masalah cross-over pada saat transisi dari transistor Q1 menjadi transistor Q2 yang bergantian menjadi aktif. Gambar 2.7 menunjukkan masalah cross-over ini yang penyebabnya adalah adanya dead zone transistor Q1 dan Q2 pada saat transisi. Pada penguat akhir, salah satu cara mengatasi masalah cross-over adalah dengan menambah filter cross-over (filter pasif L dan C) pada masukan speaker.

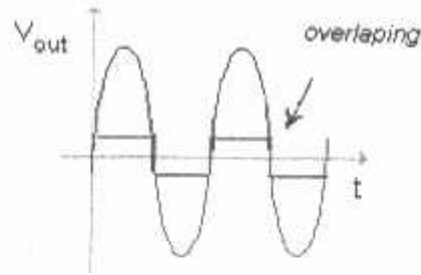


Gambar 2.7 Kurva Penguatan Kelas B  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

### 2.1.1.3. Penguat Kelas AB

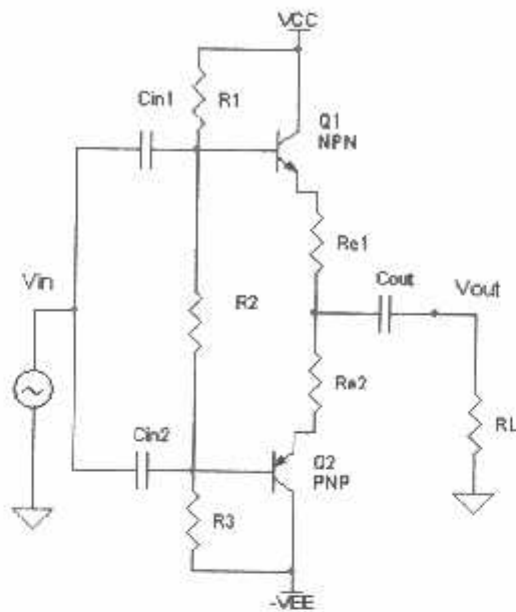
Cara lain untuk mengatasi *crossover* adalah dengan menggeser sedikit titik Q pada garis beban dari titik B ke titik AB (gambar 2.5). Ini tujuannya tidak lain adalah agar pada saat transisi sinyal dari phase positif ke phase negative dan sebaliknya, terjadi overlap diantara transistor Q1 dan Q2. Pada saat itu, transistor Q1 masih aktif sementara transistor Q2 mulai aktif dan demikian juga pada phase sebaliknya. Penguat kelas AB merupakan kompromi antara efisiensi (sekitar 50%-75%) dengan mempertahankan fidelitas sinyal keluaran.





Gambar 2.8 Overlapping Sinyal Keluaran Penguat Kelas AB  
(Sumber : [www.elektroniklab.com](http://www.elektroniklab.com))

Ada beberapa teknik yang sering dipakai untuk menggeser titik Q sedikit di atas daerah cut-off. Salah satu contohnya adalah seperti gambar 2.9 berikut ini. Resistor  $R_2$  di sini berfungsi untuk member tegangan jepit antara base transistor Q1 dan Q2. Tegangan jepit pada  $R_2$  dihitung dari pembagi tegangan  $R_1$ ,  $R_2$  dan  $R_3$  dengan rumus  $V_{R2} = (2V_{CC}) R_2 / (R_1 + R_2 + R_3)$ . Lalu tentukan arus base dan lihat relasinya dengan arus  $I_C$  dan  $I_E$  sehingga dapat dihitung relasinya dengan tegangan jepit  $R_2$  dari rumus  $V_{R2} = 2 \times 0,7 + I_E (R_{E1} + R_{E2})$ . Penguat kelas AB ternyata punya masalah dengan teknik ini, sebab akan terjadi peng-gemukan sinyal pada kedua transistornya aktif ketika saat transisi. Masalah ini disebut dengan gumming.

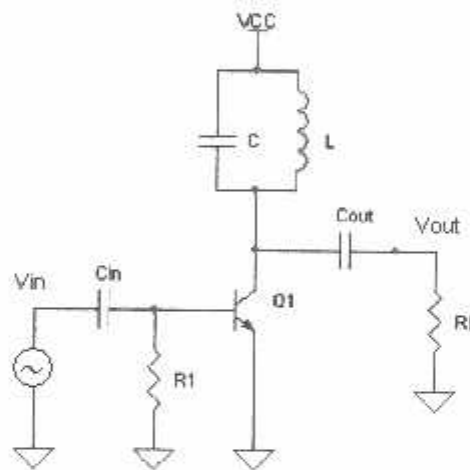


Gambar 2.9 Rangkaian Dasar Penguat AB  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Untuk menghindari masalah gumming ini, maka dibuatlah teknik yang hanya mengaktifkan salah satu transistor saja pada saat transisi. Caranya adalah dengan membuat salah satu transistornya bekerja pada kelas AB dan satu lainnya bekerja pada kelas B. Teknik ini bias dengan member bias konstan pada salah satu transistornya yang bekerja pada kelas AB (biasanya selalu yang PNP). Caranya dengan menggajal base transistor tersebut menggunakan deretan diode atau susunan satu transistor aktif. Maka kadang penguat seperti ini disebut juga dengan penguat kelas AB plus B atau bias saja diklaim sebagai kelas AB saja atau kelas B karena dasarnya adalah PA kelas B. Karena penguat kelas AB terlanjur memiliki konotasi lebih baik dari kelas A dan B. Namun yang penting adalah dengan teknik-teknik ini tujuan untuk mendapatkan efisiensi dan fidelitas yang lebih dapat terpenuhi.

#### 2.1.1.4. Penguat Kelas C

Kalau penguat kelas B perlu 2 transistor untuk bekerja dengan baik, maka ada penguat yang disebut kelas C yang hanya perlu 1 transistor. Ada beberapa aplikasi yang memang hanya memerlukan 1 phase positif saja. Contohnya adalah pendeteksi dan penguat frekuensi pilot, rangkaian penguat tuner RF dan sebagainya. Transistor penguat kelas C bekerja aktif hanya pada phase positif saja, bahkan jika perlu cukup sempit hanya pada puncak-puncaknya saja dikuatkan. Sisa sinyalnya bias direplika oleh rangkaian resonansi L dan C. Tipikal dari rangkaian penguat kelas C adalah seperti pada rangkaian berikut ini.



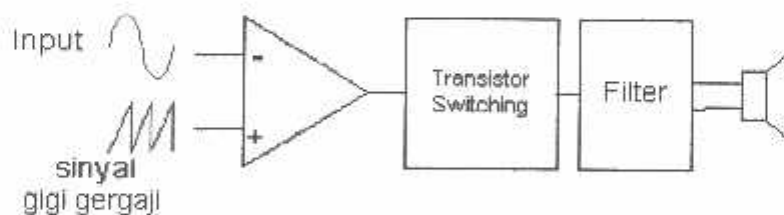
Gambar 2.10 Rangkaian Dasar Penguat Kelas C  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Rangkaian ini juga tidak perlu dibuatkan bias, karena transistor memang sengaja dibuat bekerja pada daerah saturasi. Rangkaian L C pada rangkaian tersebut akan ber-resonansi dan ikut berperan penting dalam me-replika kembali sinyal input menjadi sinyal output dengan frekuensi yang sama. Rangkaian ini jika diberi umpanbalik dapat menjadi rangkaian osilator RF yang sering digunakan

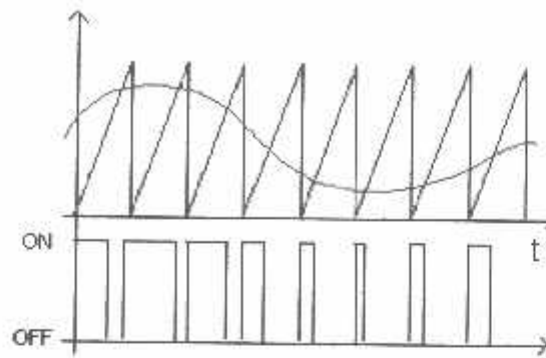
pada pemancar. Penguat kelas C memiliki efisiensi yang tinggi bahkan sampai 100%, namun tingkat fidelitasnya memang lebih rendah. Tetapi sebenarnya fidelitas yang tinggi bukan menjadi tujuan dari penguat jenis ini.

#### 2.1.1.5. Penguat Kelas D

Penguat kelas D menggunakan teknik PWM (pulse width modulation), dimana lebar dari pulsa ini proporsional terhadap amplitude sinyal input. Pada tingkat akhir, sinyal PWM men-drive transistor switching ON dan OFF sesuai dengan lebar pulsanya. Transistor switching yang digunakan biasanya adalah transistor jenis FET. Konsep penguat kelas D ditunjukkan pada gambar 2.11. Teknik sampling pada system penguat kelas D memerlukan sebuah generator gelombang segitiga dan komparator untuk menghasilkan sinyal PWM yang proporsional terhadap amplitude sinyal input. Pola sinyal PWM hasil dari teknik sampling ini seperti digambarkan pada gambar 2. 12. Paling akhir diperlukan filter untuk meningkatkan fidelitas.



Gambar 2.11 Konsep Penguat Kelas D  
(Sumber : [www.electronictlab.com](http://www.electronictlab.com))



Gambar 2-12 Ilustrasi Modulasi PWM Penguat Kelas D  
(Sumber : [www.electroniclab.com](http://www.electroniclab.com))

Beberapa produsen pembuat PA meng-klaim penguat kelas D produksinya sebagai penguat digital. Secara kebetulan notasi D dapat diartikan menjadi digital. Sebenarnya bukanlah persis demikian, sebab proses digital mestinya mengandung proses manipulasi sederetan bit-bit yang pada akhirnya ada proses konversi digital ke analog (DAC) atau PWM. Kalaupun mau disebut digital, penguat kelas D adalah penguat digital 1 bit (ON atau OFF saja).

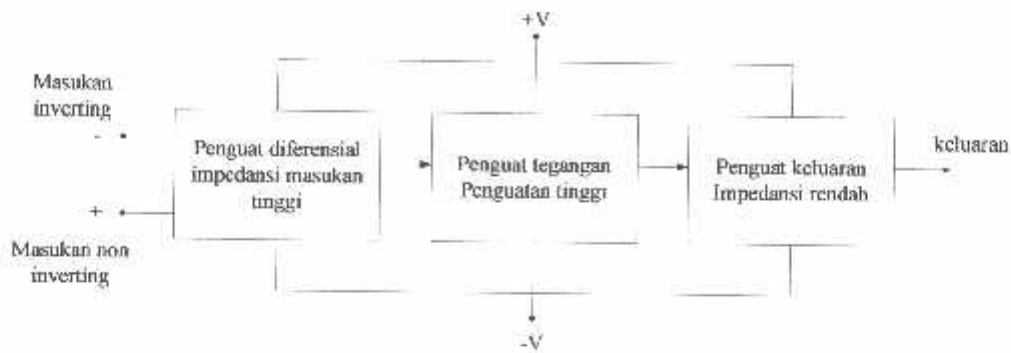
## 2.2. Operasional Amplifier

Penguat operasional (penguat diferensial) atau OP-AMP adalah rangkaian elektronik yang dirancang dan dikemas secara khusus sehingga dengan menambahkan komponen luar sedikit saja dapat dipakai untuk berbagai keperluan.

OP-AMP IC adalah piranti *solid-state* yang mampu mengindera dan memperkuat sinyal masukan baik DC maupun AC. OP-AMP IC yang khas terdiri atas tiga rangkaian dasar yaitu :

1. Penguat diferensial impedansi masukan tinggi

2. Penguat tegangan penguatan tinggi
3. Penguat keluaran impedansi rendah

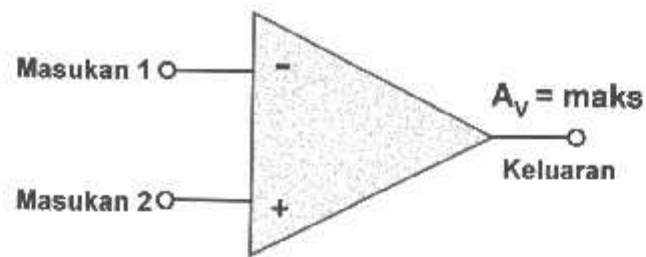


Gambar 2-13 Diagram Blok Op-Amp  
(Sumber : Diktat Kuliah Dasar Elektronika)

Karakteristik OP-AMP yang terpenting adalah :

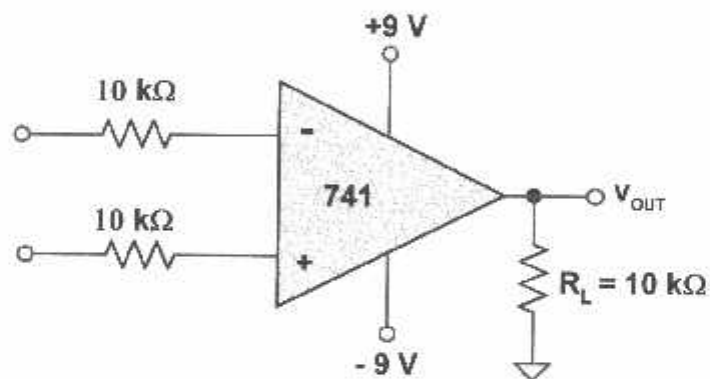
1. Impedansi masukan amat tinggi, sehingga arus masukan praktis dapat diabaikan.
2. Penguatan lup terbuka amat tinggi
3. Impedansi keluaran amat rendah, sehingga keluaran penguat tidak terpengaruh oleh pembebanan.

Idealnya penguatan OP-AMP adalah tak terhingga, namun kenyataannya hanya mencapai  $\pm 200.000$  dalam modus lup terbuka, dalam keadaan demikian tidak ada umpan balik dari keluaran menuju masukan dan penguatan tegangan  $A_v$  maksimum. Dalam rangkaian praktisnya adanya perbedaan tegangan sedikit saja pada masukan 2 akan menyebabkan tegangan keluaran berayun menuju level maksimum catu. Modus lup terbuka terutama dijumpai pada rangkaian pembanding tegangan dan rangkaian detektor level.



Gambar 2-14 Modus Loop Terbuka  
(Sumber : Diktat Kuliah Dasar Elektronika)

Pembanding tegangan akan membandingkan tegangan sebuah masukan dengan tegangan masukan lainnya.



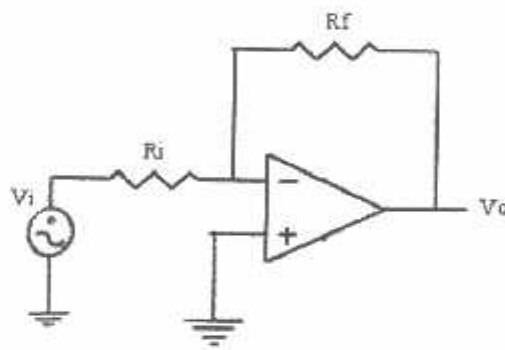
Gambar 2-15 Pembanding Tegangan  
(Sumber : Diktat Kuliah Dasar Elektronika)

Pada loop terbuka akan terjadi sedikit perbedaan tegangan di antara kedua masukan dan akan mengayunkan Op-Amp kedalam saturasi. Arah saturasi keluaran ditentukan oleh polaritas sinyal masukan. Bila tegangan inverting membalik lebih positif dibanding tegangan masukan non inverting, keluaran berayun menuju saturasi negatif ( $-V_{SAT}$ ), demikian sebaliknya akan menuju

saturasi positif ( $+V_{SAT}$ ). Bila polaritas dan amplitudo kedua masukan sama, maka keluaran akan nol.

### 2.2.1. Penguat Inversi (Inverting Amplifier)

Seperti yang sudah dijelaskan diatas bahwa apabila pada suatu penguat inversi diberikan sinyal masukan positif maka keluarannya akan negatif karena penguatan inversinya adalah penguatan yang membalik yang mana keluarannya berbalik fasa  $180^\circ$  dengan masukannya.



Gambar 2-16 Rangkaian Penguat Inversi

(Sumber : George Clayton, Steve Winder, *Operational Amplifiers*, 5<sup>th</sup> ed, Erlangga, Jakarta, 2005)

Keterangan gambar :

- $R_i$  : Resistor masukan
- $R_f$  : Resistor umpan balik

Pada rangkaian penguat inversi, masukan positif dihubungkan dengan *ground* atau *common ground*, sedangkan masukan negatifnya digunakan sebagai masukan sinyal yang akan dikuatkan.

Dari gambar diatas didapatkan persamaan tegangan output ( $V_o$ ) :



$$\frac{V_o}{R_i} = - \frac{V_o}{R_f} \triangleright \frac{V_o}{V_i} = - \frac{R_f}{R_i} \dots\dots\dots (2-1)$$

Sehingga ;

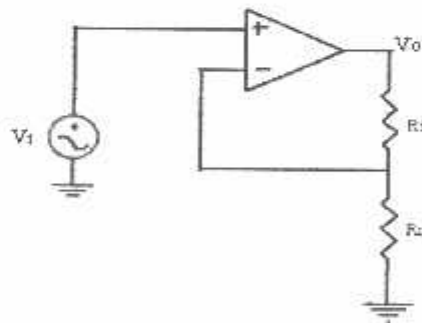
$$V_o = - \frac{R_f}{R_i} V_i \dots\dots\dots (2-2)$$

Sedangkan penguatannya ( *gain* ) :

$$A = \frac{V_o}{V_i} = - \frac{R_f}{R_i} \dots\dots\dots (2-3)$$

### 2.2.2. Penguat Non-Inversi (Non Inverting Amplifier)

Prinsip rangkaian penguat non-inversi (tak membalik) merupakan kebalikan dari penguat inversi sehingga konstruksi rangkaiannya pun juga berbeda. Dari gambar dibawah dapat disimpulkan bahwa penguat non-inversi menggunakan prinsip pembagi tegangan ( *voltage divider* ) sehingga dapat dituliskan persamaan tegangan output ( *V<sub>o</sub>* ) :



Gambar 2-17 Rangkaian Penguat Non-Inversi (Tak Membalik)  
(Sumber : George Clayton, Steve Winder, *Operational Amplifiers*, 5<sup>th</sup> ed, Erlangga, Jakarta, 2005)

$$V_i = \frac{R_i V_o}{R_i + R_f} \dots\dots\dots (2-4)$$

$$\frac{V_o}{V_i} = \frac{R_i + R_f}{R_i} \dots\dots\dots (2-5)$$

Sehingga ;

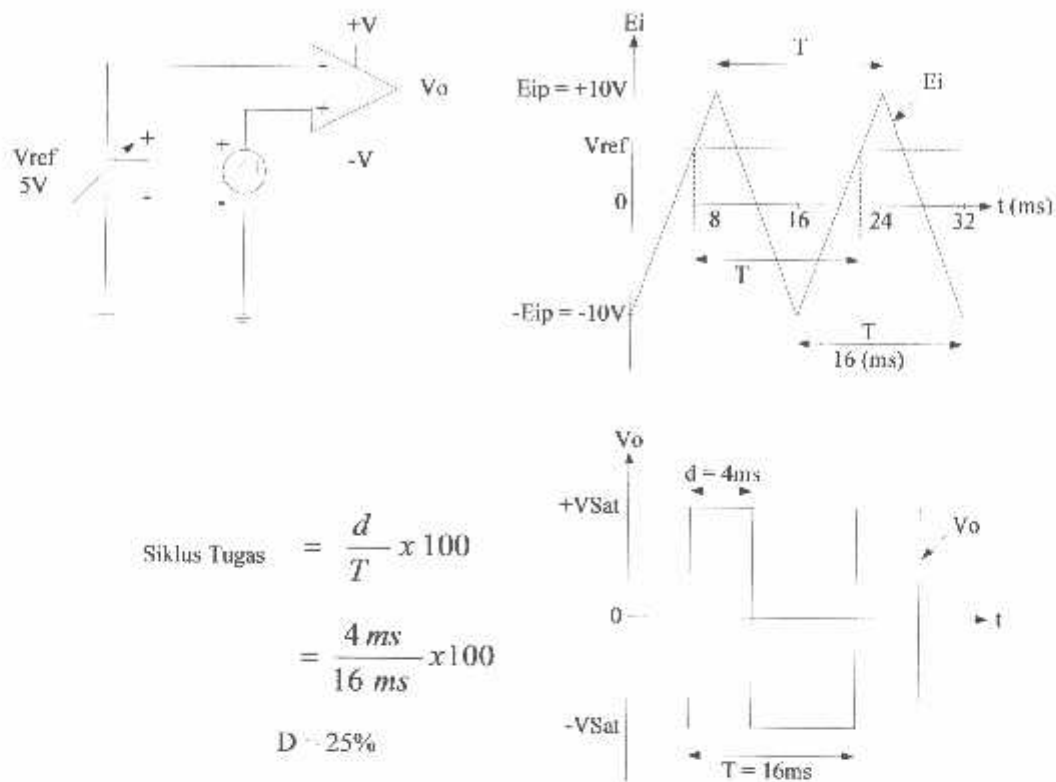
$$V_o = 1 + \frac{R_f}{R_i} V_i \dots\dots\dots (2-6)$$

Sedangkan penguatannya ( *gain* ) :

$$A = \frac{V_o}{V_i} = 1 + \frac{R_f}{R_i} \dots\dots\dots (2-7)$$

### 2.3. Modulasi Lebar Pulsa

Satu cara memancarkan informasi atau data dari satu titik ke titik lain adalah dengan mengirimkan gelombang pembawa. Pembawa tersebut dinamakan demikian karena membawa data. Jika gelombang pembawa itu merupakan deretan denyut berfrekuensi dan beramplitudo tetap, maka terdapat tiga cara pembebanan data kepada pembawa ini. Data tersebut dapat mengubah atau memodulasi amplitudo, frekuensi ataupun lebar denyut pembawanya. Proses yang dihasilkan masing-masing disebut modulasi amplitudo, modulasi frekuensi, atau modulasi lebar denyut/modulasi lebar pulsa, tergantung pada sifat pembawa mana yang dimodulasikan.



Gambar 2-18 Siklus Tugas dari Detektor Non Inverting

(Sumber : Robert F. Coughlin, Frederick F. Driscoll, Penguat Operasional dan Rangkaian Terpadu Linear)

Gambar diatas merupakan siklus tugas dari suatu detektor taraf tak membalik. Taraf positif dapat dikendalikan dengan mengubah-ubah  $V_{ref}$  dan mempertahankan amplitudo  $E_i$  tetap.

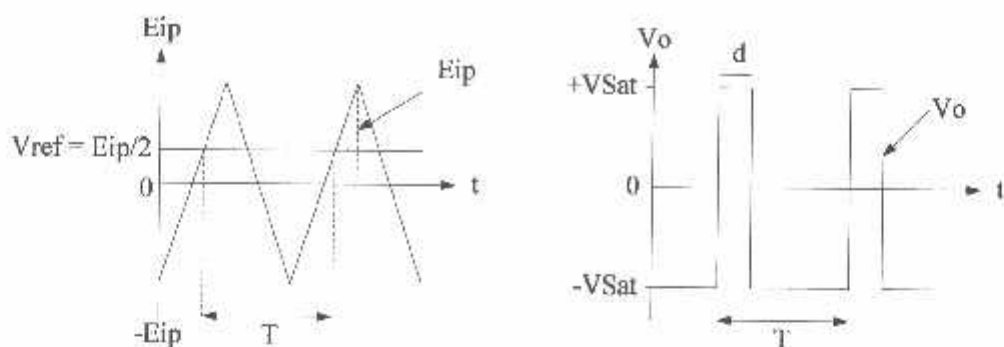
Sebuah pembanding tak membalik dipilih untuk menunjukkan kerja modulator lebar-denyut. Sekarang  $E_i$  merupakan gelombang pembawa segitiga yang amplitudo dan frekuensinya dijaga tetap. Karena frekuensinya tetap, maka perioda  $T$  dari gelombang itu juga tetap ( $T = 1/f$ ).  $E_i$  diterapkan kemasukan (+)nya dan mempunyai harga puncak  $E_{ip}$ .

$V_{ref}$  diterapkan ke masukan (-)nya dan sekarang dianggap sebagai isyarat datanya. Maka  $V_o$  akan menunjukkan siklus tugas sebesar 25%. Jika isyarat data

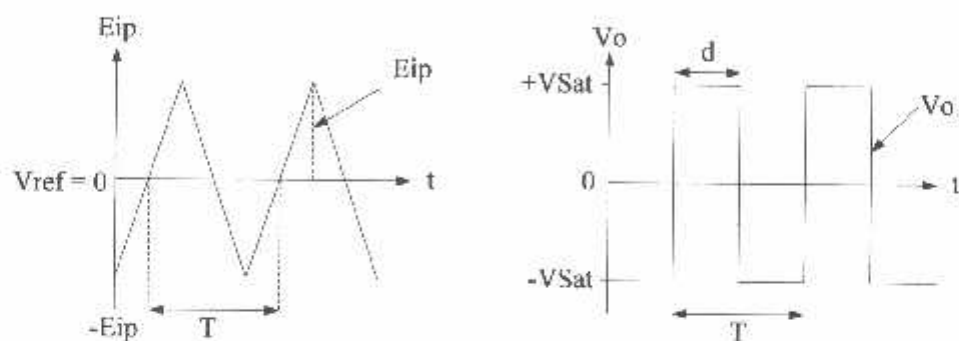
$V_{ref}$  dikurangi sampai 0V, maka  $V_o$  akan mempunyai siklus tugas sebesar 50% dalam gambar 2-19 (b). akhirnya jika  $V_{ref}$  negatve dan sama dengan  $E_{ip}/2$ , maka siklus tugasnya naik sampai 75% dalam gambar 2-19 (c).

Gambar 2.14 memperlihatkan bahwa siklus tugas (D), dan karenanya lebar denyut d sebanding dengan isyarat data  $V_{ref}$ . Lebar denyut d dapat dicari dari :

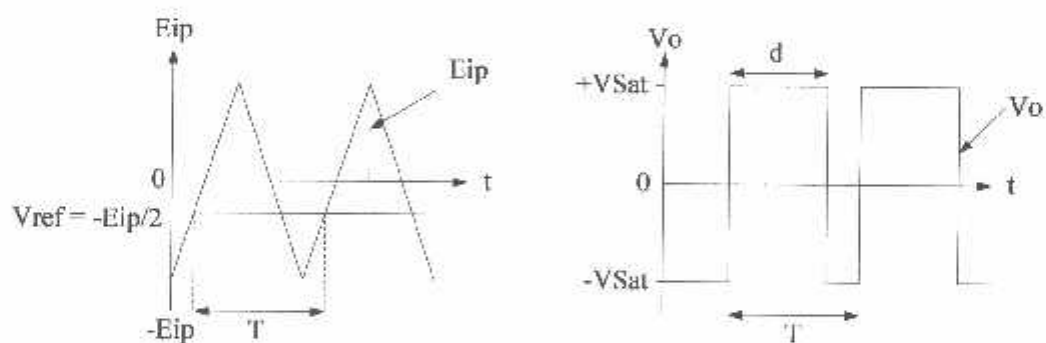
$$d = DT$$



(a) Bila  $V_{ref} = E_{ip}/2$ , siklus tugasnya 25%



(b) Bila  $V_{ref} = 0$ , siklus tugasnya 50%



(c) Bila  $V_{ref} = -E_{ip}/2$ , siklus tugasnya 75%

**Gambar 2-19 Sebuah modulator lebar pulsa**

(Sumber : Robert F. Coughlin, Frederick F. Driscoll, Penguat Operasional dan Rangkaian Terpadu Linear)

## 2.4. Transistor

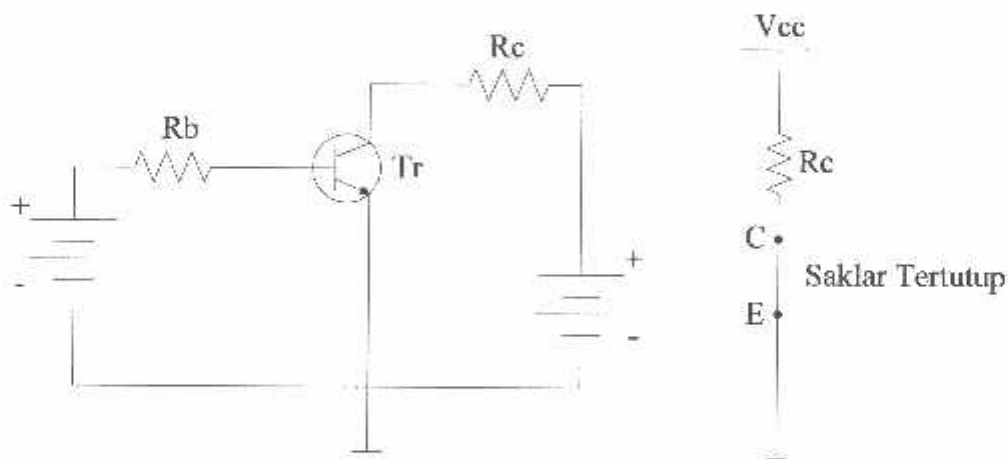
Jika sebuah transistor dalam keadaan saturasi (jenuh), transistor tersebut seperti switch yang tertutup dari kolektor ke emitor. Jika transistor dalam keadaan cut-off (tersumbat), maka transistor seperti sebuah switch yang terbuka.

### 2.4.1. Transistor Dalam Keadaan Saturasi (Jenuh)

Transistor dalam keadaan saturasi (jenuh), maka berlaku hal-hal sebagai berikut :

- Kuat arus kolektor ( $I_c$ ) mencapai maksimum
- $V_{ce} = 0$  Volt
- Tegangan pada beban sama dengan tegangan sumber ( $V_{cc} - V_{Rc}$ )

Untuk lebih jelasnya dapat dilihat pada gambar dibawah ini :



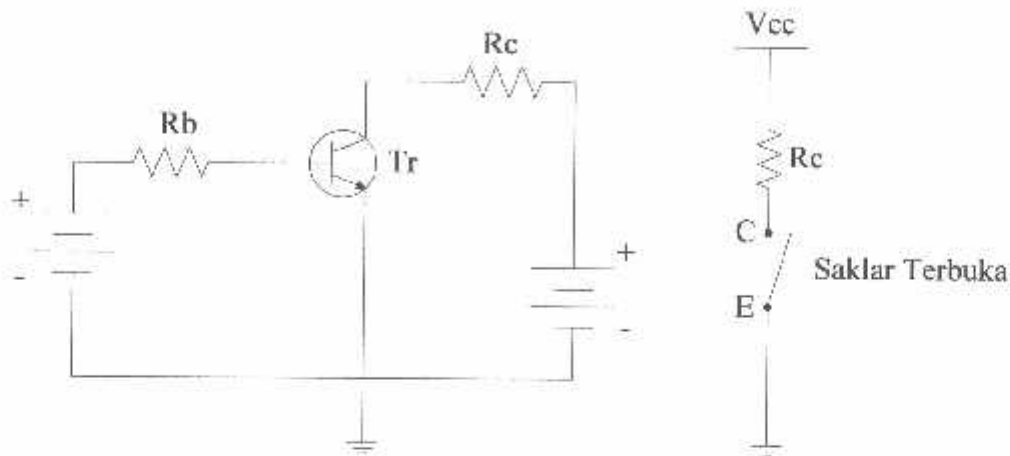
Gambar 2-20 Transistor Dalam Keadaan Saturasi (Jenuh)  
(Sumber : Diktat Kuliah Dasar Elektronika)

### 2.4.2. Transistor Dalam Keadaan Cut-Off (Tersumbat)

Transistor dalam keadaan tersumbat, maka berlakulah hal-hal sebagai berikut :

- Arus  $I_b = 0$  Volt
- Arus  $I_c$  sangat kecil sekali sehingga diabaikan
- $V_{cc} = V_{ce}$

Untuk lebih jelasnya dapat dilihat pada gambar dibawah ini :



Gambar 2-21 Transistor Dalam Keadaan Cut-Off (Tersumbat)  
(Sumber : Diktat Kuliah Dasar Elektronika)

Sedangkan penguatan arus dari transistor adalah

$$I_c = H_{fe} \times I_b \dots\dots\dots (2-8)$$

$$\text{Atau} \quad H_{fe} = \frac{I_c}{I_b} \dots\dots\dots (2-9)$$

$$\text{Atau} \quad I_b = \frac{I_c}{H_{fe}} \dots\dots\dots (2-10)$$

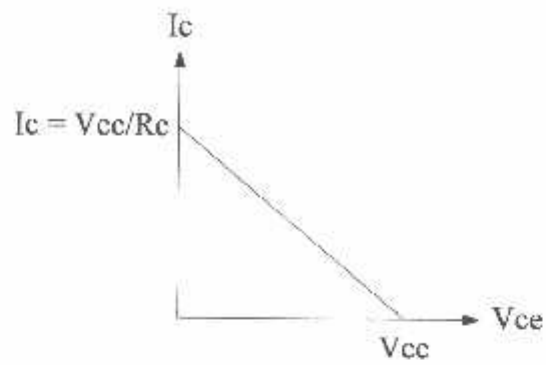
Untuk mencari  $R_b$  adalah

$$R_b = \frac{V_{in} - V_{be}}{I_b} \dots\dots\dots (2-11)$$

Sehingga besar tegangan output adalah

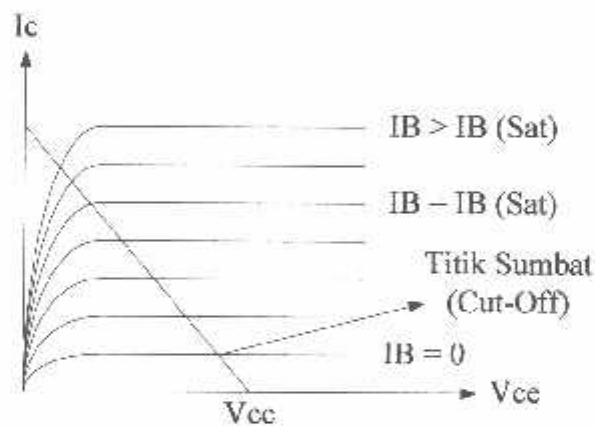
$$V_{out} = V_{cc} - I_c \cdot R_c \dots\dots\dots (2-12)$$

Untuk garis beban transistor sebagai saklar bias dilihat pada gambar dibawah ini :



Gambar 2-22 Garis Beban Transistor sebagai Saklar  
(Sumber : Diktat Kuliah Dasar Elektronika)

Sedangkan sifat-sifat (karakteristik) transistor diperlihatkan pada gambar berikut ini :



Gambar 2-23 Karakteristik Transistor  
(Sumber : Diktat Kuliah Dasar Elektronika)



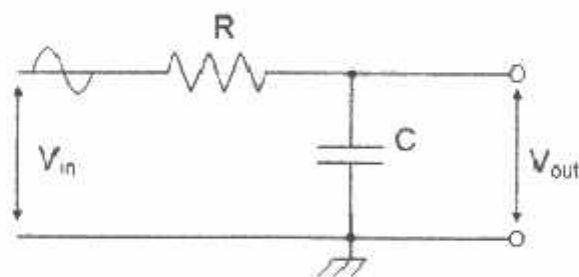
## 2.5. Rangkaian Penapis (Filter)

Yang dimaksud dengan rangkaian filter adalah suatu rangkaian listrik yang mempunyai sifat melewatkan sesuatu bidang frekuensi tertentu dan menahan frekuensi lain yang tidak diinginkan.

Ada beberapa macam filter yang kita kenal, misalnya LPF (Low Pass Filter), HPF (High Pass Filter), BPF (Band Pass Filter), BSF (Band Stop Filter), yang dipergunakan sesuai dengan kebutuhan kita. Rangkaian-rangkaian filter tersebut dapat dibentuk dari komponen-komponen R, L, atau C atau dapat juga dengan komponen aktif.

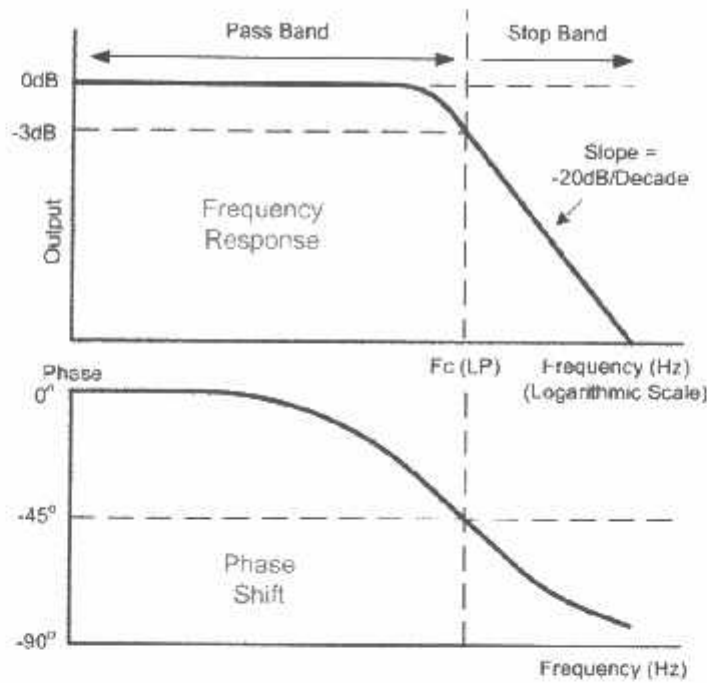
### 2.5.1. Low Pass Filter

Rangkaian low pass filter adalah rangkaian filter yang meloloskan sinyal dengan frekuensi dibawah frekuensi cut-off dan menahan sinyal diatas frekuensi cut-off. Ada bermacam-macam rangkaian *low pass filter*, tetapi karakteristik maupun fungsinya adalah sama.



Gambar 2-24 Rangkaian Tapis Pasif Low Pass RC Orde Pertama  
(Sumber : [www.electronics-tutorials.ws](http://www.electronics-tutorials.ws))

Rangkaian low pass filter diatas disebut orde pertama karena hanya ada satu komponen reaktif dalam rangkaian yaitu kapasitor.



Gambar 2-25 Respon frekuensi Orde Pertama Low Pass Filter  
(Sumber : [www.electronics-tutorials.ws](http://www.electronics-tutorials.ws))

Persamaan frekuensi cut-off :

$$f_c = \frac{1}{2\pi RC} \dots\dots\dots (2-13)$$

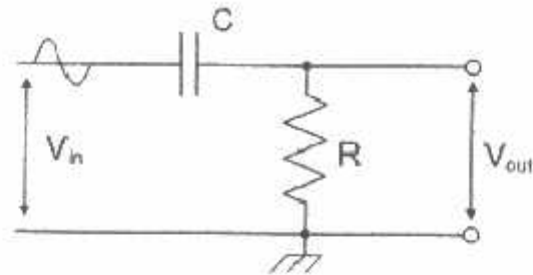
Pergeseran fasa  $\Phi = - \arctan (2\pi fRC)$

Sedangkan penguatannya :

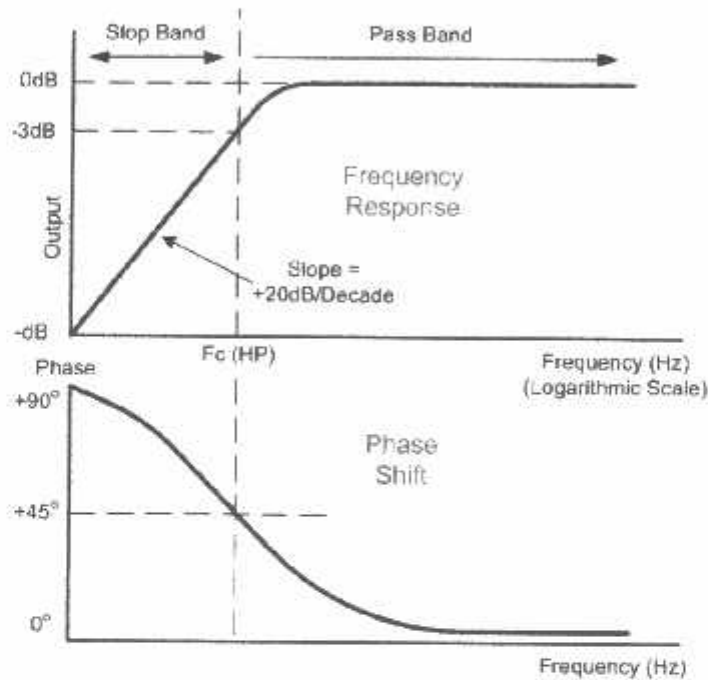
$$dB = 20 \log_{10} \frac{V_{out}}{V_{in}} \dots\dots\dots (2-14)$$

### 2.5.2. High Pass Filter

High pass filter merupakan kebalikan dari low pass filter yang mana pada rangkaian ini akan meloloskan sinyal dengan frekuensi diatas frekuensi cutoff.



Gambar 2-26 Rangkaian Tapis Pasif High Pass RC Orde Pertama  
(Sumber : [www.electronics-tutorials.ws](http://www.electronics-tutorials.ws))



Gambar 2-27 Respon Frekuensi Orde Pertama High Pass Filter  
(Sumber : [www.electronics-tutorials.ws](http://www.electronics-tutorials.ws))

Frekuensi cutoff dari orde pertama high pass filter dapat dicari menggunakan persamaan yang sama dengan low pass filter, tetapi untuk persamaan pergeseran fasa dimodifikasi sedikit dari sudut positifnya.

Persamaan frekuensi cut-off :

$$f_c = \frac{1}{2\pi RC}$$

$$\text{Pergeseran fasa } \Phi = \arctan \frac{1}{2\pi fRC}$$

Sedangkan penguatannya :

$$\text{dB} = 20 \log_{10} \frac{V_{out}}{V_{in}}$$

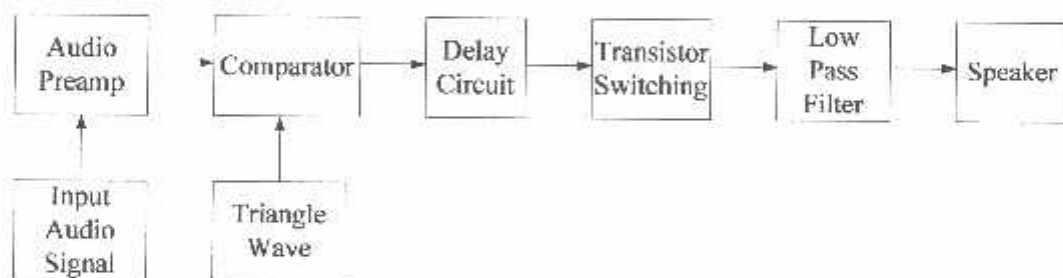
## BAB III

### PERENCANAAN DAN PEMBUATAN ALAT

Dalam bab ini akan dibahas mengenai perencanaan dan pembuatan alat penguat daya audio kelas D. Dalam perancangan ini hanya membahas hardware dan tidak membahas software karena tidak menggunakan komponen – komponen elektronik yang mendukung pemakaian software.

#### 3.1. Blok Diagram

Perancangan alat yang akan dibuat ini dapat digambarkan secara blok diagram yang ditunjukkan oleh gambar dibawah ini :



Gambar 3-1 Blok Diagram Amplifier Kelas D

Fungsi dari masing-masing blok diagram adalah sebagai berikut :

1. Input Audio Signal

Input Audio Signal merupakan sinyal masukan yang berasal dari sumber audio dan berfungsi sebagai sinyal pemodulasi.

2. Audio Preamp

Audio Preamp berfungsi sebagai rangkaian untuk penguatan awal.

### 3. Triangle Wave

Triangle Wave adalah gelombang segitiga yang berfungsi sebagai gelombang pembawa dengan frekuensi lebih tinggi dari frekuensi sinyal input.

### 4. Comparator

Comparator berfungsi sebagai pembanding antara tegangan input sinyal audio dengan tegangan input sinyal pembawa untuk menghasilkan sinyal PWM.

### 5. Delay Circuit

Delay Circuit berfungsi sebagai waktu siap (Propagation Delay Time) transistor (PNP dan NPN) untuk konduksi.

### 6. Transistor Switching

Transistor Switching berfungsi sebagai saklar.

### 7. Low Pass Filter

Low Pass Filter adalah penapis frekuensi rendah yang dirangkaian ini berfungsi untuk menapis sinyal pembawa.

### 8. Speaker

Speaker berfungsi sebagai pengeras suara.

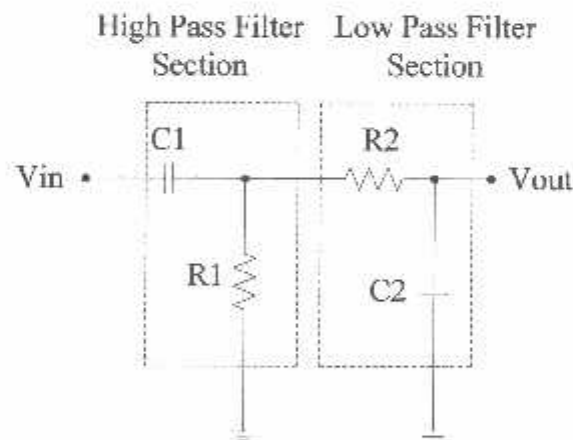
Berdasarkan diagram blok diatas, maka prinsip kerja dari alat tersebut dapat dijelaskan sebagai berikut :

Sinyal audio masukan pertama masuk ke pre-amp. Kemudian sinyal yang telah diperbesar adalah lebar pulsa yang telah dimodulasi (PWM) dengan membandingkan sinyal masukan dengan suatu gelombang segi tiga yang

berfrekwensi jauh lebih tinggi menggunakan comparator. Untuk mengemudikan kedua komplemen transistor keluaran PNP dan NPN, dua sinyal komplementer dihasilkan oleh circuit penundaan. Tapis pelewat rendah digunakan untuk menapis frekwensi tinggi dari modulasi pembawa sebelum daya keluaran dikirimkan ke speaker.

### 3.2. Perancangan Band Pass Filter

Band Pass Filter (BPF) dapat dibuat dengan menggabungkan rangkaian HPF dan LPF, filter ini hanya melewatkan jangkauan frekuensi tertentu yaitu antara frekuensi cut off bawah dan frekuensi cut off atas. Selisih antara frekuensi cut off atas dengan bawah dinamakan bandwidth. Bandwidth dari amplifier harus cukup lebar agar dapat mengakomodasi kisaran frekuensi yang muncul pada sinyal-sinyal yang diberikan.



Gambar 3-2 Rangkaian Band Pass Filter (Bandwidth)

Frekuensi cut-off bawah dipilih sebesar 15 Hz dan frekuensi cut-off atas sebesar 70 KHz hal ini dilakukan untuk mendapatkan range bandwidth yang cukup lebar.

Pada frekuensi bawah (15 Hz) ditentukan kapasitor sebesar  $C = 4,7 \mu\text{F}$  maka nilai resistor akan didapat sebagai berikut :

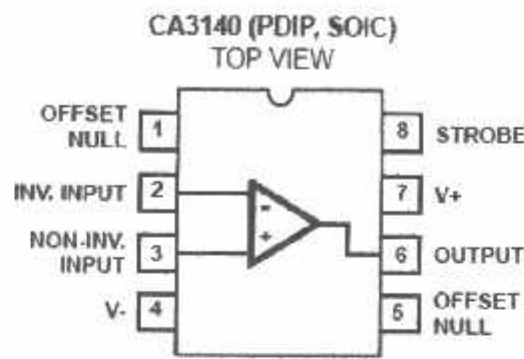
$$\begin{aligned} f_0 &= \frac{1}{2\pi RC} \\ R &= \frac{1}{2\pi f_0 C} \\ &= \frac{1}{2 \times 3,14 \times 15 \times 4,7 \times 10^{-6}} \\ &= \frac{1}{442,74 \times 10^{-6}} \\ &= 2,258 \times 10^{-3} \Omega \\ &\approx 2\text{k}2 \Omega \end{aligned}$$

Pada frekuensi atas (70 KHz) ditentukan kapasitor sebesar  $C = 100 \text{ pF}$  maka nilai resistor akan didapat sebagai berikut :

$$\begin{aligned} f_0 &= \frac{1}{2\pi RC} \\ R &= \frac{1}{2\pi f_0 C} \\ &= \frac{1}{2 \times 3,14 \times 70 \times 10^3 \times 100 \times 10^{-12}} \\ &= \frac{1}{43960 \times 10^{-9}} \\ &= 2,2747 \times 10^4 \Omega \\ &\approx 22 \text{ K}\Omega \end{aligned}$$

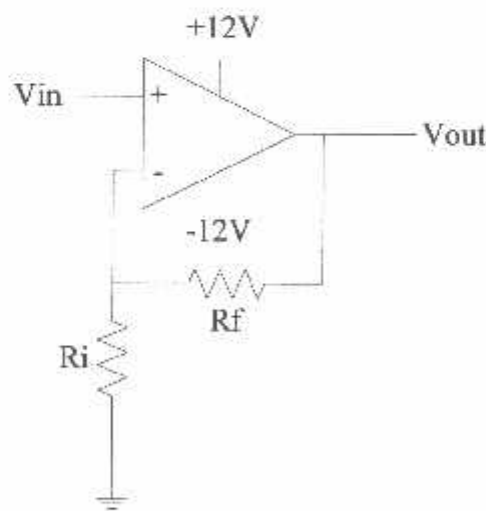


3.3. Perancangan Pre-amp



Gambar 3-3 Pin-Pin IC CA3140

CA3140 adalah IC operasional amplifier yang mengkombinasikan keuntungan dari transistor tegangan tinggi PMOS dengan transistor tegangan tinggi bipolar pada satu monolithic chip. IC ini dapat dioperasikan pada tegangan 4V- 36V (single atau dual supply). Pada perancangan alat ini digunakan sebuah penguat non-inverting dalam gambar 3-4 mempunyai impedansi input yang tinggi (datasheet  $Z_{IN} = 1,5\text{ T}\Omega$ ), impedansi output rendah dan penguatan tegangan yang stabil.



Gambar 3-4 Rangkaian Hasil Perancangan Pre-Amp

IC CA3140 memiliki gain-bandwidth product ( $f_T$ ) sebesar 4,5 MHz. dari GBP ini dapat dicari penguatannya menggunakan persamaan sebagai berikut :

$$GBP = 4,5 \text{ MHz}$$

$$BW = 70 \text{ KHz}$$

Maka

$$\begin{aligned} A_{CL} &= \frac{GBP}{BW} \\ &= \frac{4,5 \text{ MHz}}{70 \text{ KHz}} \\ &= 64,2 \text{ kali} \\ &= 20 \log 64,2 \\ &= 36,2 \text{ dB} \end{aligned}$$

Dari perhitungan diatas maka  $R_i$  dapat dicari dengan menentukan  $R_f = 100 \text{ K}\Omega$ .

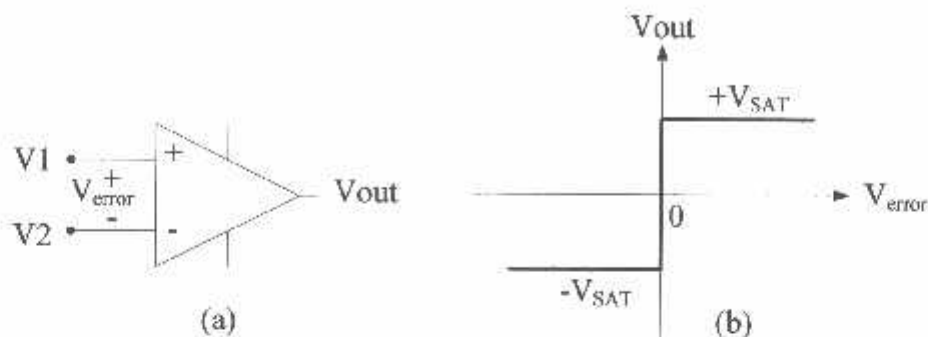
$$\begin{aligned} A_{CL} &= 1 + \frac{R_f}{R_i} \\ 64,2 &= 1 + \frac{100 \text{ K}\Omega}{R_i} \\ -1 + 64,2 &= \frac{100 \text{ K}\Omega}{R_i} \\ R_i &= \frac{100 \text{ K}\Omega}{63,2} \\ &= 1,6 \text{ K}\Omega \end{aligned}$$

IC ini juga secara langsung menggantikan dari tipe 741 dalam banyak aplikasi.

### 3.4. Perancangan Comparator

Penguat operasional IC CA3140 tidak mahal, serbaguna dan mudah menggunakannya. Selain murah penguat operasional ini memiliki penguatan 1-10000 kali dan juga memiliki slew rate cukup cepat untuk merespond frekuensi input (datasheet  $SR = 9 \text{ V}/\mu\text{s}$ ). Karena alasan ini, IC CA3140 digunakan tidak

hanya untuk pre-amp, tetapi juga untuk komparator. Komparator berguna dalam pembentukan gelombang, yang menghasilkan gelombang tertentu dari bermacam-macam bentuk gelombang input.



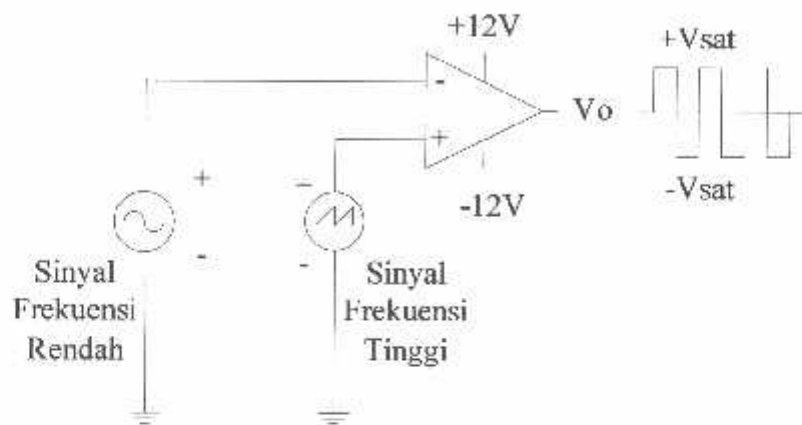
Gambar 3-5 Komparator

(Sumber : Malvino, Prinsip-Prinsip Elektronik, 2<sup>th</sup> ed, Erlangga, Jakarta, 1992)

Karena penguatan yang tinggi dari penguat operasional (gambar 3-5a) tegangan kesalahan yang sedikit (tipikal dalam mikrovolt) menimbulkan ayunan (swing) output maksimum. Misalnya, jika  $V_1$  lebih besar daripada  $V_2$ , tegangan kesalahan adalah positif dan tegangan output menuju ke harga positif maksimumnya secara tipikal 1V-2V kurang dari tegangan catu. Dikihak lain jika  $V_1$  kurang dari  $V_2$ , tegangan output berayun ke harga negatif maksimum. Tegangan positif kesalahan positif mendorong output ke  $+V_{sat}$ . Harga positif maksimum dari tegangan output  $-V_{sat}$ . Jika sebuah penguat operasional digunakan seperti ini, maka disebut komparator karena semua yang dapat dilakukannya adalah membandingkan  $V_1$  dengan  $V_2$  yang menghasilkan output positif atau negatif jenuh, tergantung pada apakah  $V_1$  lebih besar atau lebih kecil daripada  $V_2$ .

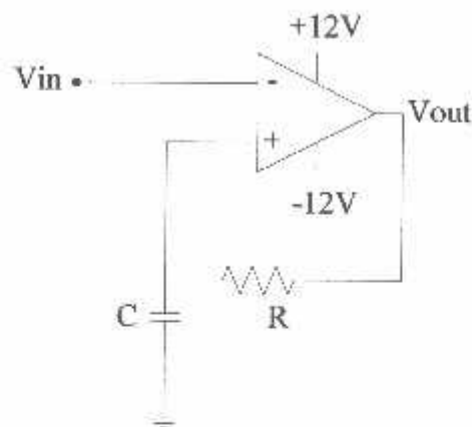
Jika sinyal frekuensi rendah mengendalikan amplitudo dari sinyal frekuensi tinggi, kita dapatkan modulasi amplitudo (AM, *amplitude modulation*).

Sinyal frekuensi tinggi disebut pembawa dan sinyal frekuensi rendah disebut sinyal modulasi (*modulating signal*). Biasanya, frekuensi pembawa jauh lebih besar daripada frekuensi modulasi input paling sedikit 100 kali lebih besar daripada frekuensi sinyal input.



Gambar 3-6 Rangkaian Hasil Perancangan Komparator

### 3.5. Perancangan Trianggle Wave



Gambar 3-7 Rangkaian Hasil Perancangan Trianggle Wave

Perancangan triangle wave juga menggunakan IC CA3140 dengan menambahkan resistor dari keluaran menuju input non inverting serta memberikan kapasitor yang dirangkai menuju ground. Untuk menghasilkan sinyal PWM yang baik gelombang frekuensi segi tiga yang diinginkan harus 200 kHz atau lebih tinggi.

Penggunaan persamaan dalam perancangan triangle wave :

$$T = \frac{1}{f} = \frac{5}{3}RC \quad \text{nilai } f = 700\text{KHz}$$

$$= \frac{1}{700\text{KHz}}$$

$$= 1,4 \mu\text{s}$$

$$T = \frac{5}{3}RC \quad \text{nilai } C = 100\text{pF}$$

maka

$$1,4 \mu\text{s} = \frac{5}{3} \times R \times 100\text{pF}$$

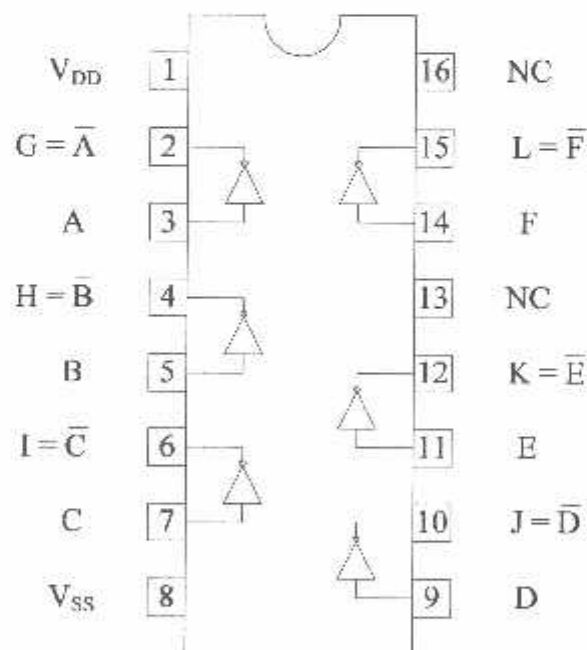
$$R = \frac{1,4 \mu s}{166,6 pF}$$

$$= 8,4 K\Omega$$

Karena nilai ini dipasaran tidak ada maka diambil nilai yang mendekati yaitu 10 K $\Omega$

### 3.6. Perancangan Delay Circuit

Untuk memastikan kedua komplemen transistor (PNP dan NPN) tidak pernah menghantar secara serempak dibutuhkan suatu penundaan waktu. IC HCF4049UB adalah IC yang memiliki fungsi sebagai propagation delay time. Sinyal input dari transistor pada basis digerakkan oleh IC HCF4049UB yang menghasilkan suatu dead-time antara 10%-90% dalam waktu 20ns.

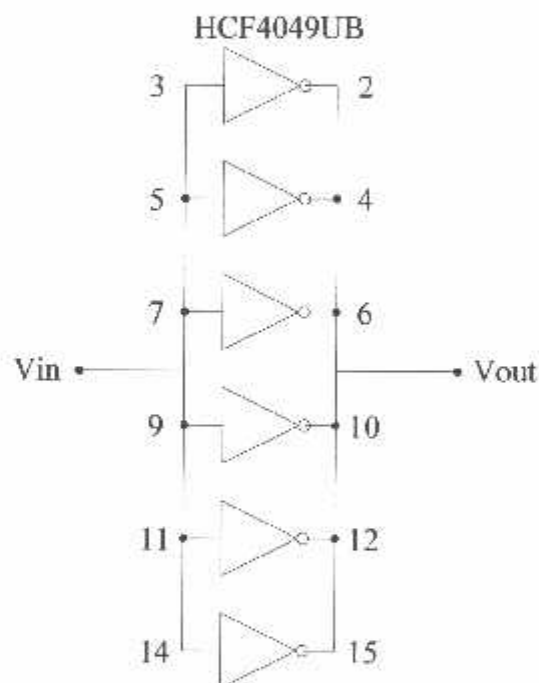


Gambar 3-8 IC HCF4049UB

Fungsi dari pin-pin yang digunakan adalah sebagai berikut :

- Pin 3, 5, 7, 9, 11, 14 berfungsi untuk masukan data.
- Pin 2, 4, 6, 10, 12, 15 berfungsi untuk keluaran data.
- Pin 13, 16 tidak memiliki fungsi apa-apa karena tidak tersambung.
- Pin 8 berfungsi untuk masukan sumber tegangan negative.
- Pin 1 berfungsi untuk masukan sumber tegangan positif.

Dalam perancangan rangkaian delay pin 3, 5, 7, 9, 11, 14 dihubungkan dalam satu titik sedangkan pin 2, 4, 6, 10, 12, 15 juga dirangkai dalam satu titik sehingga menghasilkan rangkaian yang terlihat seperti gambar dibawah ini :



Gambar 3-9 Rangkaian Hasil Perancangan Delay

Rangkaian diatas disusun secara paralel karena juga memiliki fungsi sebagai penguatan arus. Satu rangkaian buffer memiliki arus sebesar  $I_{OL} = <1 \text{ mA}$ , maka  $1 \times 6 = <6 \text{ mA}$ .

### 3.7. Perancangan Switching Transistor

Dalam perancangan switching transistor digunakan transistor komplemen BD140 (PNP) dan BD139 (NPN) dimana transistor ini memiliki frekuensi transisi ( $f_T$ ) sebesar 50 MHz. Frekuensi transisi yang tinggi ini diperlukan untuk kecepatan waktu ON atau OFF dari transistor. Agar transistor dapat dioperasikan pada daerah saturasi ( $I_C$  maksimum) maka arus kolektor ( $I_C$ ) diberikan sesuai dari datasheet yaitu 1,5 A. Nilai ini diperoleh dari perhitungan sebagai berikut :

$$\text{Tegangan sumber} = 12 \text{ V}$$

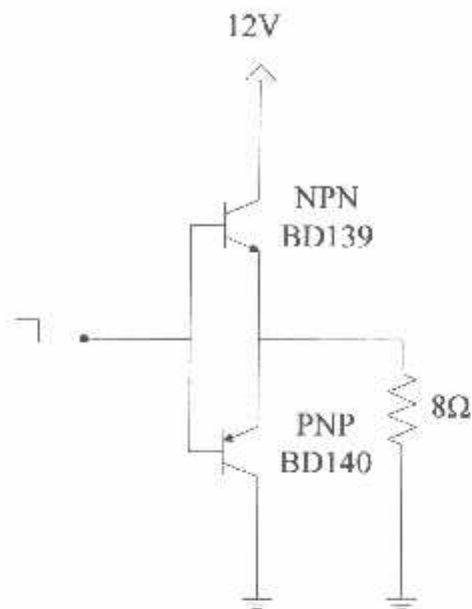
$$r_c = 8 \Omega$$

$$r_e = 0 \Omega \text{ karena digroundkan}$$

$$\begin{aligned} I_{C(\text{sat})} &= \frac{V_{CE}}{r_c + r_e} \\ &= \frac{12}{8} \\ &= 1,5 \text{ A} \end{aligned}$$

Transistor atas memperkuat setengah siklus positif dari tegangan sumber, yang bawah memperkuat setengah siklus negatif.





Gambar 3-10 Rangkaian Hasil Perencanaan Switching Transistor

### 3.8. Perencanaan Low Pass Filter

Untuk menapis suatu frekuensi pembawa pada 700 KHz tidak memerlukan sebuah low pass filter yang sangat tepat dimana frekuensi pembawa 35 kali tingkatan dari frekwensi paling tinggi yang dapat didengar yaitu 20 kHz. Suatu filter Butterworth ordo kedua telah dipilih yang mempunyai passband datar dan phase respond yang baik.

Transfer fungsi dari perancangan low pass filter adalah :

$$H(s) = \frac{1/LxC}{S^2 + S/RxC + 1/LxC}$$

Memecahkan transfer fungsi dalam kaitan dengan R ( 8 Ω untuk speaker)

Dimana frekuensi cut-off = 30KHz

$$\begin{aligned}\omega_0 &= 2 \times \pi \times f_c \\ &= 2 \times 3,14 \times 30\text{KHz}\end{aligned}$$

$$= 188400 \text{ Rad/s}$$

$$L = \frac{\sqrt{2} \times R}{\omega 0}$$

$$= \frac{\sqrt{2} \times 8}{188400}$$

$$= 60 \mu\text{H}$$

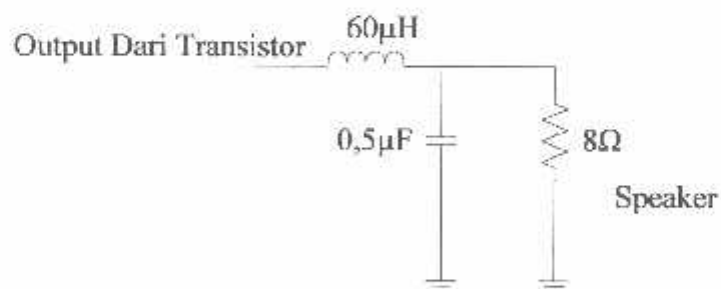
$$C = \frac{1}{\sqrt{2} \times R \times \omega 0}$$

$$= \frac{1}{\sqrt{2} \times 8 \times 188400}$$

$$= 0,46 \mu\text{F}$$

$$\approx 0,5 \mu\text{F}$$

Dengan memilih batas frekuensi 30kHz ( $f_c$ ), frekuensi pembawa disusutkan sementara komponen frekuensi tinggi dari sinyal audio tidak disimpangkan. Untuk mencapai batas frekuensi ini, induktor 60  $\mu\text{H}$  dan kapasitor 0,5  $\mu\text{F}$  diperlukan seperti ditunjukkan pada gambar dibawah ini :



Gambar 3-11 Rangkaian Hasil Perancangan Low Pass Filter

## **BAB IV**

### **PENGUJIAN DAN ANALISA ALAT**

Pengujian alat ini mempunyai tujuan untuk mengetahui apakah alat tersebut telah dapat bekerja seperti yang kita harapkan. Hasil-hasil pengujian tersebut dicatat kemudian dilakukan analisa kembali terhadap rangkaian untuk mendapatkan hasil yang lebih memuaskan. Adapun pengujian yang dilakukan adalah bentuk sinyal output pada oscilloscope dan perubahan sinyal output jika menggunakan sinyal input atau sebaliknya. :

#### **4.1. Pengujian Rangkaian Amplifier**

##### **4.1.1. Tujuan**

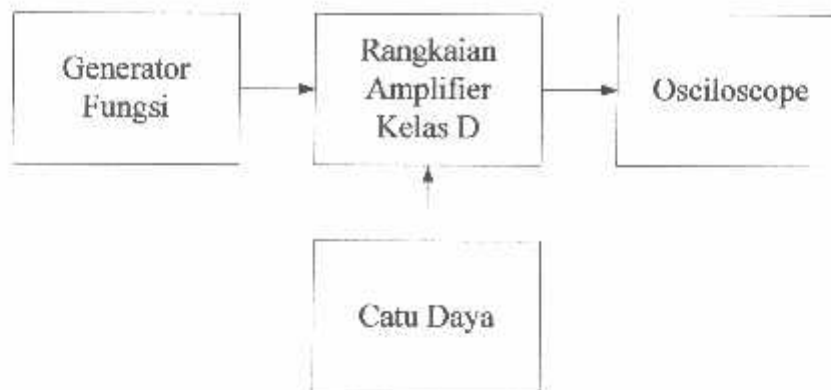
Tujuan dari pengujian rangkaian amplifier adalah untuk mengetahui hasil keseluruhan dari perencanaan.

##### **4.1.2. Peralatan Yang Digunakan**

- ✓ Rangkaian amplifier Kelas D
- ✓ Oscilloscope
- ✓ Generator Fungsi
- ✓ Catu daya DC tunggal 12V
- ✓ Speaker dengan impedansi  $8\Omega$  (sebagai beban)

##### **4.1.3. Prosedur Pengujian**

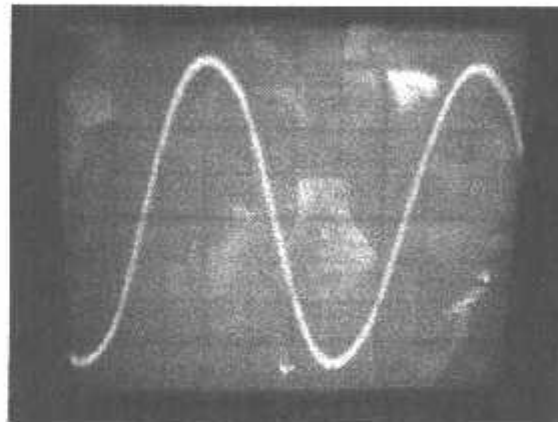
1. Merangkai peralatan yang sesuai dengan Gambar berikut.
2. Mendokumentasikan bentuk sinyal keluaran di layar oscilloscope.
3. Menganalisa perubahan sinyal pada oscilloscope.



Gambar 4-1 Skema Pengujian

#### 4.1.4. Hasil Pengujian

- Pengujian output sinyal setelah Low Pass Filter Tanpa Sinyal input :

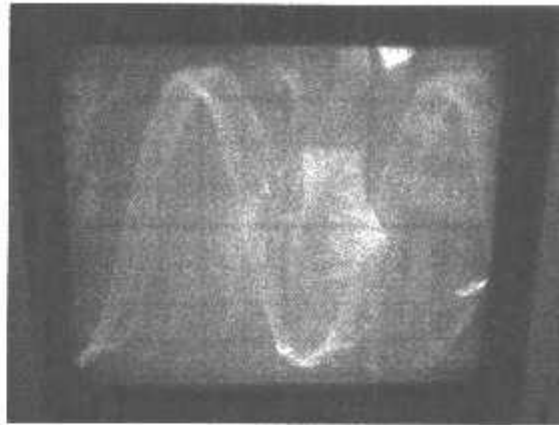


Gambar 4-2 Hasil Pengujian Output Sinyal Setelah Low Pass Filter Tanpa Sinyal Input

Tanpa sinyal input PWM outputnya memiliki Duty Cycle 50%. Output ini akan menggerakkan output transistor dengan durasi  $t_{ON}$  dan  $t_{OFF}$  yang sama (karena Duty Cycle 50%)

- Pengujian output sinyal setelah Low Pass Filter menggunakan Sinyal input :
  - ✓ Rangkaian amplifier diberikan input berupa Amplitudo sebesar 256 mV.

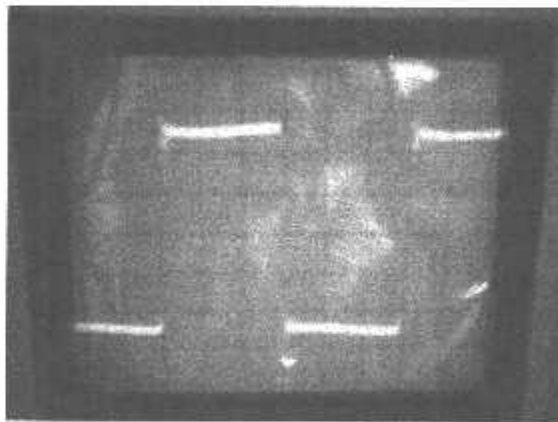
- ✓ Rangkaian amplifier diberikan input sinyal modulasi sebesar 1 KHz.



Gambar 4-3 Hasil Pengujian Output Sinyal Setelah Low Pass Filter Menggunakan Sinyal Input

Dengan adanya sinyal input PWM outputnya memiliki Duty Cycle tidak 50%. Output ini akan menggerakkan output transistor dengan durasi  $t_{ON}$  dan  $t_{OFF}$  tidak sama (karena Duty Cycle tidak 50%)

- Pengujian output sinyal PWM sebelum Low Pass Filter tanpa Sinyal input :

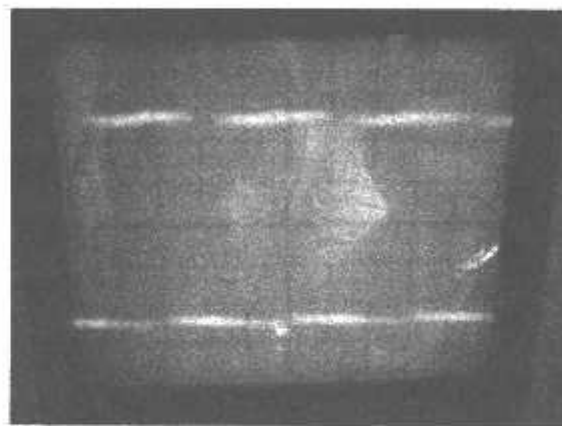


Gambar 4-4 Hasil Pengujian Sinyal PWM Sebelum Low Pass Filter Tanpa Sinyal Input

Tanpa sinyal input PWM outputnya memiliki Duty Cycle 50%. Output ini akan menggerakkan output transistor dengan durasi  $t_{ON}$  dan  $t_{OFF}$  yang sama (karena Duty Cycle 50%)

➤ Pengujian output sinyal PWM sebelum Low Pass Filter menggunakan Sinyal input :

- ✓ Rangkaian amplifier diberikan input berupa Amplitudo sebesar 256 mV.
- ✓ Rangkaian amplifier diberikan input sinyal modulasi sebesar 1 KHz.



Gambar 4-5 Hasil Pengujian Output Sinyal PWM Sebelum Low Pass Filter Menggunakan Sinyal Input

Dengan adanya sinyal input PWM outputnya memiliki Duty Cycle tidak 50%. Output ini akan menggerakkan output transistor dengan durasi  $t_{ON}$  dan  $t_{OFF}$  tidak sama (karena Duty Cycle tidak 50%)

Dari beberapa pengujian menggunakan generator fungsi sebagai inputan dan oscilloscope sebagai instrumentasi keluaran diperoleh analisa sebagai berikut :

1. Tanpa sinyal input maka pada keluaran Duty Cycle 50%.
2. Lebar pulsa sinyal keluaran dipengaruhi oleh amplitudo sinyal input.

#### 4.1.5. Perhitungan Penguatan Amplifier

➤ Perhitungan untuk penguatan amplifier :

$$\begin{aligned}A &= 20 \log \frac{V_{out}}{V_{in}} \\&= 20 \log \frac{18}{256mV} \\&= 36,9 \text{ dB}\end{aligned}$$

#### 4.1.6. Perhitungan Daya Output Amplifier

➤ Perhitungan untuk daya output amplifier :

$$\begin{aligned}P &= \frac{V_{out}^2}{2R} \\&= \frac{(18)^2}{16} \\&= 20,25 \text{ Watt}\end{aligned}$$


#### 4.1.7. Perhitungan Efisiensi Amplifier

➤ Perhitungan untuk efisiensi amplifier :

$$\begin{aligned}P_{DC} &= P_{out} + 10\% \\&= 20,25 + 10\% \\&= 22,275 \text{ Watt} \\ \eta &= \frac{P_{out}}{P_{DC}} \times 100\% \\&= \frac{20,25}{22,275} \times 100\% \\&= 90,9\%\end{aligned}$$

4.1.8. Respon Frekuensi Amplifier

- Untuk mencari tanggapan respon frekuensi digunakan pendekatan bode plot dengan tabel dari hasil pengukuran dibawah ini :



Vin (mV)	fin (Hz)	Vout (V)
256	10	11,9
	20	12,7
	100	18,1
	1K	18,1
	10K	18,1
	30K	12,7
	100K	10,3

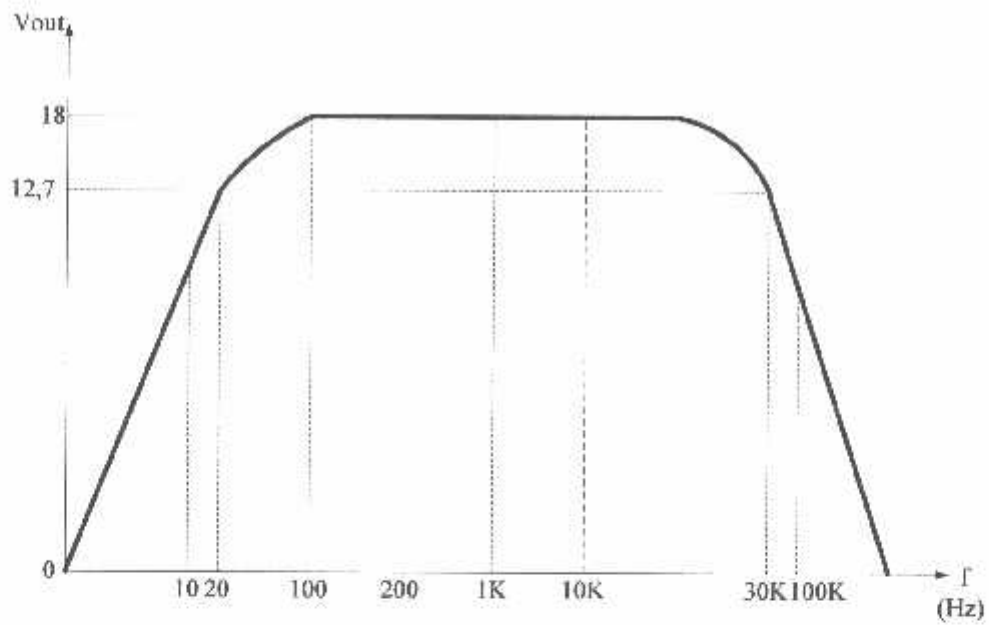
Table 4-1 Hasil Pengukuran Pendekatan Bode Plot

Titik pergeseran fasa :

$$0,707 \times 18V = 12,726 \text{ V}$$

Dari hasil tabel pengukuran Bode Plot diatas maka grafik respon frekuensi dapat dibuat seperti gambar dibawah ini.





Grafik 4-1 Respon Frekuensi Menggunakan Pendekatan Bode Plot

Respon Frekuensi = 20Hz – 30KHz

#### 4.2. Spesifikasi Alat

- ✓ Catu Daya Masukan : DC  $\pm$  12V
- ✓ Penguatan Output : 36,9 dB
- ✓ Daya Output : 20,25 Watt RMS
- ✓ Efisiensi : 90,9 %
- ✓ Respon Frekuensi : 20Hz – 30KHz

## **BAB V**

### **PENUTUP**

#### **5.1. Kesimpulan**

Dari pengujian rangkaian amplifier yang dilakukan maka dapat diambil kesimpulan sebagai berikut :

1. Amplifier kelas D ini memiliki efisiensi 90,9%.
2. Amplifier kelas D ini tidak membutuhkan penyerap panas yang besar dan berat dikarenakan memiliki efisiensi 90,9% sehingga daya yang terbuang menjadi panas sebesar 9,1% dianggap relatif kecil.
3. Amplifier kelas D ini memiliki daya output 20,25 watt RMS.
4. Amplifier kelas D ini memiliki respond frekuensi antara 20Hz – 30KHz

#### **5.2. Saran**

1. Perancangan schematic rangkaian Amplifier pada PCB lebih baik terpisah dan tidak dalam satu board dikarenakan terjadinya cross-talk satu sama lain jika terlalu dekat.
2. Pemilihan speaker yang baik dan memiliki efisiensi tinggi diperlukan untuk mendukung efisiensi dari amplifier.
3. Amplifier harus terhubung dengan beban (speaker) sebelum dihidupkan untuk menghindari terjadinya panas pada transistor.

## DAFTAR PUSTAKA

1. Schuler, Charles A, *Electronics Principles And Applications*, 4<sup>th</sup> ed, Glencoe Division of Macmillan/McGraw-Hill School Publishing Company, Inc., California, 1994.
2. William H. Hayt, Jr., Gerold W. Neudeck, *Electronic Circuit Analysis And Design*, Houghton Mifflin Company, Boston, 1976.
3. George Clayton, Steve Winder, *Operational Amplifiers*, 5<sup>th</sup> ed, Erlangga, Jakarta, 2005.
4. Matthew Mandl, *Directory Of Electronic Circuits*, Prentice Hall, Inc., New Jersey, 1978.
5. Robert F. Coughlin, Frederick F. Driscoll, *Penguat Operasional Dan Rangkaian Terpadu Linear*, 2<sup>th</sup> ed, Erlangga, Jakarta, 1983.
6. Mike Tooley, *Rangkaian Elektronik Prinsip Dan Aplikasi*, Erlangga, 2003.
7. Malvino, *Prinsip-Prinsip Elektronik*, 2<sup>th</sup> ed, Erlangga, Jakarta, 1992.
8. Wasito, *Vademekum Elektronika*, Gramedia Pustaka Utama, Jakarta, 2001.
9. [www.datasheetcatalog.com](http://www.datasheetcatalog.com)
10. [www.electroniclab.com](http://www.electroniclab.com)
11. [www.electronics-tutorials.ws](http://www.electronics-tutorials.ws)
12. [www.wikipedia.com](http://www.wikipedia.com)

pengantar awal .brp ?

# LAMPIRAN

---

## 4.5MHz, BiMOS Operational Amplifier with MOSFET Input/Bipolar Output

The CA3140A and CA3140 are integrated circuit operational amplifiers that combine the advantages of high voltage PMOS transistors with high voltage bipolar transistors on a single monolithic chip.

The CA3140A and CA3140 BiMOS operational amplifiers feature gate protected MOSFET (PMOS) transistors in the input circuit to provide very high input impedance, very low input current, and high speed performance. The CA3140A and CA3140 operate at supply voltage from 4V to 36V (either single or dual supply). These operational amplifiers are internally phase compensated to achieve stable operation in unity gain follower operation, and additionally, have access terminal for a supplementary external capacitor if additional frequency roll-off is desired. Terminals are also provided for use in applications requiring input offset voltage nulling. The use of PMOS field effect transistors in the input stage results in common mode input voltage capability down to 0.5V below the negative supply terminal, an important attribute for single supply applications. The output stage uses bipolar transistors and includes built-in protection against damage from load terminal short circuiting to either supply rail or to ground.

The CA3140 Series has the same 8-lead pinout used for the "741" and other industry standard op amps. The CA3140A and CA3140 are intended for operation at supply voltages up to 36V ( $\pm 18V$ ).

## Ordering Information

PART NUMBER (BRAND)	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
CA3140AE	-55 to 125	8 Ld PDIP	E8.3
CA3140AM (3140A)	-55 to 125	8 Ld SOIC	M8.15
CA3140AS	-55 to 125	8 Pin Metal Can	T8.C
CA3140AT	-55 to 125	8 Pin Metal Can	T8.C
CA3140E	-55 to 125	8 Ld PDIP	E8.3
CA3140M (3140)	-55 to 125	8 Ld SOIC	M8.15
CA3140M96 (3140)	-55 to 125	8 Ld SOIC Tape and Reel	
CA3140T	-55 to 125	8 Pin Metal Can	T8.C

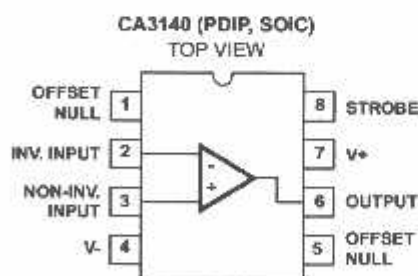
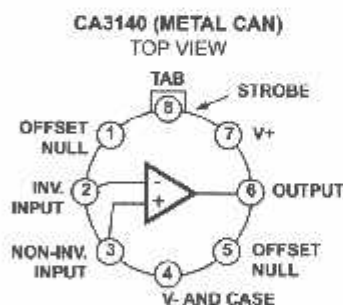
## Features

- MOSFET Input Stage
  - Very High Input Impedance ( $Z_{IN}$ )  $\sim 1.5T\Omega$  (Typ)
  - Very Low Input Current ( $I_I$ )  $\sim 10pA$  (Typ) at  $\pm 15V$
  - Wide Common Mode Input Voltage Range ( $V_{ICR}$ ) - Can be Swung 0.5V Below Negative Supply Voltage Rail
  - Output Swing Complements Input Common Mode Range
- Directly Replaces Industry Type 741 in Most Applications

## Applications

- Ground-Referenced Single Supply Amplifiers in Automobile and Portable Instrumentation
- Sample and Hold Amplifiers
- Long Duration Timers/Multivibrators ( $\mu$ seconds-Minutes-Hours)
- Photocurrent Instrumentation
- Peak Detectors
- Active Filters
- Comparators
- Interface in 5V TTL Systems and Other Low Supply Voltage Systems
- All Standard Operational Amplifier Applications
- Function Generators
- Tone Controls
- Power Supplies
- Portable Instruments
- Intrusion Alarm Systems

## Pinouts



# CA3140, CA3140A

## Absolute Maximum Ratings

DC Supply Voltage (Between V+ and V- Terminals)	36V
Differential Mode Input Voltage	8V
DC Input Voltage (V+ +8V) To (V- -0.5V)	
Input Terminal Current	1mA
Output Short Circuit Duration (Note 2)	Indefinite

## Operating Conditions

Temperature Range	-55°C to 125°C
-------------------	----------------

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

## NOTES:

1.  $\theta_{JA}$  is measured with the component mounted on an evaluation PC board in free air.
2. Short circuit may be applied to ground or to either supply.

## Thermal Information

Thermal Resistance (Typical, Note 1)	$\theta_{JA}$ (°C/W)	$\theta_{JC}$ (°C/W)
PDIP Package	100	N/A
SOIC Package	160	N/A
Metal Can Package	170	85
Maximum Junction Temperature (Metal Can Package)		175°C
Maximum Junction Temperature (Plastic Package)		150°C
Maximum Storage Temperature Range		-65°C to 150°C
Maximum Lead Temperature (Soldering 10s)		300°C (SOIC - Lead Tips Only)

## Electrical Specifications $V_{SUPPLY} = +15V, T_A = 25^\circ C$

PARAMETER	SYMBOL	TEST CONDITIONS		TYPICAL VALUES		UNITS
				CA3140	CA3140A	
Input Offset Voltage Adjustment Resistor		Typical Value of Resistor Between Terminals 4 and 5 or 4 and 1 to Adjust Max $V_{IO}$		4.7	18	k $\Omega$
Input Resistance	$R_i$			1.5	1.5	T $\Omega$
Input Capacitance	$C_i$			4	4	pF
Output Resistance	$R_O$			60	60	$\Omega$
Equivalent Wideband Input Noise Voltage (See Figure 27)	$e_N$	BW = 140kHz, $R_S = 1M\Omega$		48	48	$\mu V$
Equivalent Input Noise Voltage (See Figure 35)	$e_N$	$R_S = 100\Omega$	f = 1kHz	40	40	nV/ $\sqrt{Hz}$
			f = 10kHz	12	12	nV/ $\sqrt{Hz}$
Short Circuit Current to Opposite Supply	$I_{OM}^+$	Source		40	40	mA
	$I_{OM}^-$	Sink		18	18	mA
Gain-Bandwidth Product, (See Figures 6, 30)	$f_T$			4.5	4.5	MHz
Slew Rate, (See Figure 31)	SR			9	9	V/ $\mu s$
Sink Current From Terminal 8 To Terminal 4 to Swing Output Low				220	220	$\mu A$
Transient Response (See Figure 28)	$t_r$	$R_L = 2k\Omega$ $C_L = 100pF$	Rise Time	0.08	0.08	$\mu s$
	OS		Overshoot	10	10	%
Settling Time at 10Vp-p, (See Figure 5)	$t_s$	$R_L = 2k\Omega$ $C_L = 100pF$ Voltage Follower	To 1mV	4.5	4.5	$\mu s$
			To 10mV	1.4	1.4	$\mu s$

## Electrical Specifications For Equipment Design, at $V_{SUPPLY} = \pm 15V, T_A = 25^\circ C$ , Unless Otherwise Specified

PARAMETER	SYMBOL	CA3140			CA3140A			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	$ V_{IO} $	-	5	15	-	2	5	mV
Input Offset Current	$ I_{IO} $	-	0.5	30	-	0.5	20	pA
Input Current	$I_i$	-	10	50	-	10	40	pA
Large Signal Voltage Gain (Note 3) (See Figures 6, 29)	$A_{OL}$	20	100	-	20	100	-	kV/V
		86	100	-	86	100	-	dB

# CA3140, CA3140A

**Electrical Specifications** For Equipment Design, at  $V_{\text{SUPPLY}} = \pm 15\text{V}$ ,  $T_A = 25^\circ\text{C}$ , Unless Otherwise Specified (Continued)

PARAMETER	SYMBOL	CA3140			CA3140A			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Common Mode Rejection Ratio (See Figure 34)	CMRR	-	32	320	-	32	320	$\mu\text{V/V}$
		70	90	-	70	90	-	dB
Common Mode Input Voltage Range (See Figure 8)	$V_{\text{ICR}}$	-15	-15.5 to +12.5	11	-15	-15.5 to +12.5	12	V
Power-Supply Rejection Ratio $\Delta V_{\text{IO}}/\Delta V_S$ (See Figure 36)	PSRR	-	100	150	-	100	150	$\mu\text{V/V}$
		76	80	-	76	80	-	dB
Max Output Voltage (Note 4) (See Figures 2, 8)	$V_{\text{OM}+}$	+12	13	-	+12	13	-	V
	$V_{\text{OM}-}$	-14	-14.4	-	-14	-14.4	-	V
Supply Current (See Figure 32)	$I+$	-	4	6	-	4	6	$\mu\text{A}$
Device Dissipation	$P_D$	-	120	180	-	120	180	mW
Input Offset Voltage Temperature Drift	$\Delta V_{\text{IO}}/\Delta T$	-	8	-	-	6	-	$\mu\text{V}/^\circ\text{C}$

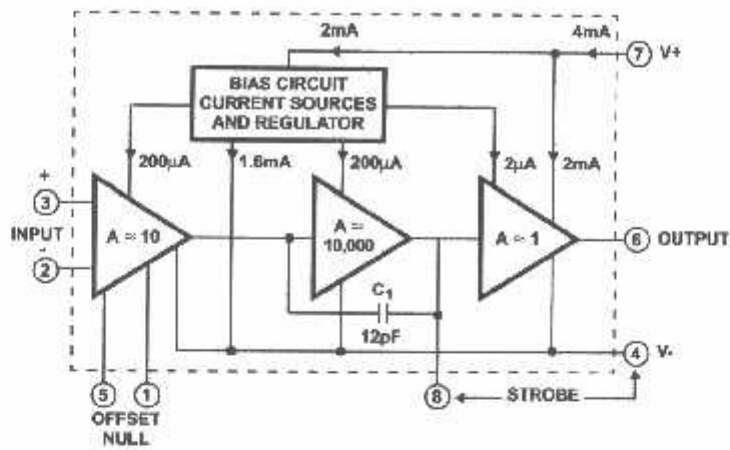
NOTES:

- At  $V_O = 26\text{V}_{\text{P-P}}$ , +12V, -14V and  $R_L = 2\text{k}\Omega$ .
- At  $R_L = 2\text{k}\Omega$ .

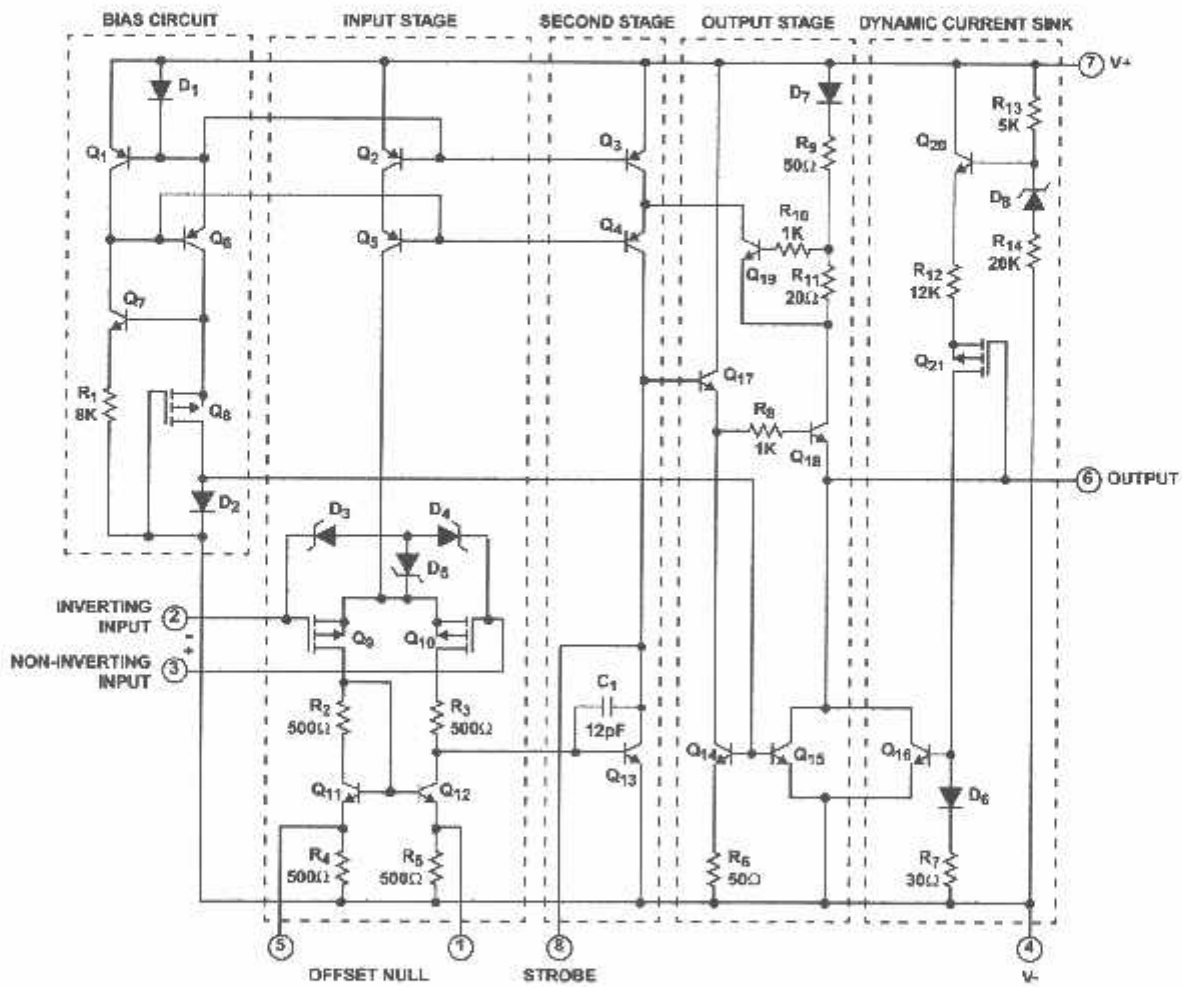
**Electrical Specifications** For Design Guidance At  $V+ = 5\text{V}$ ,  $V- = 0\text{V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER		SYMBOL	TYPICAL VALUES		UNITS
			CA3140	CA3140A	
Input Offset Voltage		$ V_{IO} $	5	2	mV
Input Offset Current		$ I_{IO} $	0.1	0.1	pA
Input Current		$I_i$	2	2	pA
Input Resistance		$R_i$	1	1	TΩ
Large Signal Voltage Gain (See Figures 6, 29)		$A_{OL}$	100	100	kV/V
			100	100	dB
Common Mode Rejection Ratio		CMRR	32	32	μV/V
			90	90	dB
Common Mode Input Voltage Range (See Figure 8)		$V_{ICK}$	-0.5	-0.5	V
			2.6	2.6	V
Power Supply Rejection Ratio		PSRR $\Delta V_{IO}/\Delta V_S$	100	100	μV/V
			80	80	dB
Maximum Output Voltage (See Figures 2, 8)		$V_{OM}^+$	3	3	V
		$V_{OM}^-$	0.13	0.13	V
Maximum Output Current:	Source	$I_{OM}^+$	10	10	mA
	Sink	$I_{OM}^-$	1	1	mA
Slew Rate (See Figure 31)		SR	7	7	V/μs
Gain-Bandwidth Product (See Figure 30)		$f_T$	3.7	3.7	MHz
Supply Current (See Figure 32)		$I^+$	1.6	1.6	mA
Device Dissipation		$P_D$	8	8	mW
Sink Current from Terminal 8 to Terminal 4 to Swing Output Low			200	200	μA

### Block Diagram



### Schematic Diagram



NOTE: All resistance values are in ohms.



## Application Information

### Circuit Description

As shown in the block diagram, the input terminals may be operated down to 0.5V below the negative supply rail. Two class A amplifier stages provide the voltage gain, and a unique class AB amplifier stage provides the current gain necessary to drive low-impedance loads.

A biasing circuit provides control of cascoded constant current flow circuits in the first and second stages. The CA3140 includes an on chip phase compensating capacitor that is sufficient for the unity gain voltage follower configuration.

### Input Stage

The schematic diagram consists of a differential input stage using PMOS field-effect transistors ( $Q_9$ ,  $Q_{10}$ ) working into a mirror pair of bipolar transistors ( $Q_{11}$ ,  $Q_{12}$ ) functioning as load resistors together with resistors  $R_2$  through  $R_5$ . The mirror pair transistors also function as a differential-to-single-ended converter to provide base current drive to the second stage bipolar transistor ( $Q_{13}$ ). Offset nulling, when desired, can be effected with a 10k $\Omega$  potentiometer connected across Terminals 1 and 5 and with its slider arm connected to Terminal 4. Cascode-connected bipolar transistors  $Q_2$ ,  $Q_5$  are the constant current source for the input stage. The base biasing circuit for the constant current source is described subsequently. The small diodes  $D_3$ ,  $D_4$ ,  $D_5$  provide gate oxide protection against high voltage transients, e.g., static electricity.

### Second Stage

Most of the voltage gain in the CA3140 is provided by the second amplifier stage, consisting of bipolar transistor  $Q_{13}$  and its cascode connected load resistance provided by bipolar transistors  $Q_3$ ,  $Q_4$ . On-chip phase compensation, sufficient for a majority of the applications is provided by  $C_1$ . Additional Miller-Effect compensation (roll off) can be accomplished, when desired, by simply connecting a small capacitor between Terminals 1 and 8. Terminal 8 is also used to strobe the output stage into quiescence. When terminal 8 is tied to the negative supply rail (Terminal 4) by mechanical or electrical means, the output Terminal 6 swings low, i.e., approximately to Terminal 4 potential.

### Output Stage

The CA3140 Series circuits employ a broad band output stage that can sink loads to the negative supply to complement the capability of the PMOS input stage when operating near the negative rail. Quiescent current in the emitter-follower cascade circuit ( $Q_{17}$ ,  $Q_{18}$ ) is established by transistors ( $Q_{14}$ ,  $Q_{15}$ ) whose base currents are "mirrored" to current flowing through diode  $D_2$  in the bias circuit section. When the CA3140 is operating such that output Terminal 6 is sourcing current, transistor  $Q_{18}$  functions as an emitter-follower to source current from the  $V+$  bus (Terminal 7), via  $D_7$ ,  $R_9$ , and  $R_{11}$ . Under these conditions, the collector potential of  $Q_{13}$  is sufficiently high to permit the necessary flow of base current to emitter follower  $Q_{17}$  which, in turn, drives  $Q_{18}$ .

When the CA3140 is operating such that output Terminal 6 is sinking current to the  $V-$  bus, transistor  $Q_{16}$  is the current sinking element. Transistor  $Q_{16}$  is mirror connected to  $D_6$ ,  $R_7$ , with current fed by way of  $Q_{21}$ ,  $R_{12}$ , and  $Q_{20}$ . Transistor  $Q_{20}$ , in turn, is biased by current flow through  $R_{13}$ , zener  $D_8$ , and  $R_{14}$ . The dynamic current sink is controlled by voltage level sensing. For purposes of explanation, it is assumed that output Terminal 6 is quiescently established at the potential midpoint between the  $V+$  and  $V-$  supply rails. When output current sinking mode operation is required, the collector potential of transistor  $Q_{13}$  is driven below its quiescent level, thereby causing  $Q_{17}$ ,  $Q_{18}$  to decrease the output voltage at Terminal 6. Thus, the gate terminal of PMOS transistor  $Q_{21}$  is displaced toward the  $V-$  bus, thereby reducing the channel resistance of  $Q_{21}$ . As a consequence, there is an incremental increase in current flow through  $Q_{20}$ ,  $R_{12}$ ,  $Q_{21}$ ,  $D_6$ ,  $R_7$ , and the base of  $Q_{16}$ . As a result,  $Q_{16}$  sinks current from Terminal 6 in direct response to the incremental change in output voltage caused by  $Q_{18}$ . This sink current flows regardless of load; any excess current is internally supplied by the emitter-follower  $Q_{18}$ . Short circuit protection of the output circuit is provided by  $Q_{19}$ , which is driven into conduction by the high voltage drop developed across  $R_{11}$  under output short circuit conditions. Under these conditions, the collector of  $Q_{19}$  diverts current from  $Q_4$  so as to reduce the base current drive from  $Q_{17}$ , thereby limiting current flow in  $Q_{18}$  to the short circuited load terminal.

### Bias Circuit

Quiescent current in all stages (except the dynamic current sink) of the CA3140 is dependent upon bias current flow in  $R_1$ . The function of the bias circuit is to establish and maintain constant current flow through  $D_1$ ,  $Q_6$ ,  $Q_8$  and  $D_2$ .  $D_1$  is a diode connected transistor mirror connected in parallel with the base emitter junctions of  $Q_1$ ,  $Q_2$ , and  $Q_3$ .  $D_1$  may be considered as a current sampling diode that senses the emitter current of  $Q_6$  and automatically adjusts the base current of  $Q_8$  (via  $Q_1$ ) to maintain a constant current through  $Q_6$ ,  $Q_8$ ,  $D_2$ . The base currents in  $Q_2$ ,  $Q_3$  are also determined by constant current flow  $D_1$ . Furthermore, current in diode connected transistor  $Q_2$  establishes the currents in transistors  $Q_{14}$  and  $Q_{15}$ .

### Typical Applications

Wide dynamic range of input and output characteristics with the most desirable high input impedance characteristics is achieved in the CA3140 by the use of an unique design based upon the PMOS Bipolar process. Input common mode voltage range and output swing capabilities are complementary, allowing operation with the single supply down to 4V.

The wide dynamic range of these parameters also means that this device is suitable for many single supply applications, such as, for example, where one input is driven below the potential of Terminal 4 and the phase sense of the output signal must be maintained – a most important consideration in comparator applications.

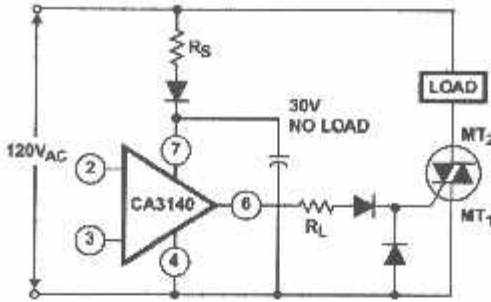
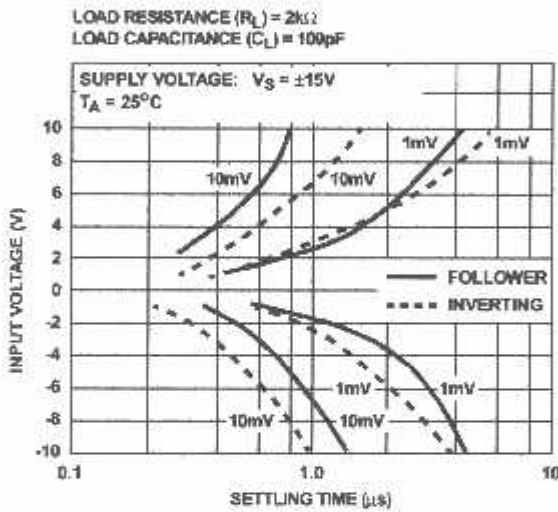
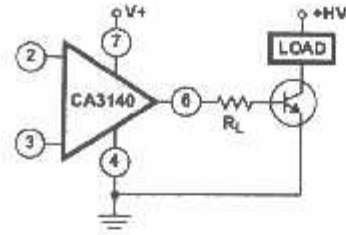

FIGURE 4. METHODS OF UTILIZING THE  $V_{CE(sat)}$  SINKING CURRENT CAPABILITY OF THE CA3140 SERIES


FIGURE 5A. WAVEFORM

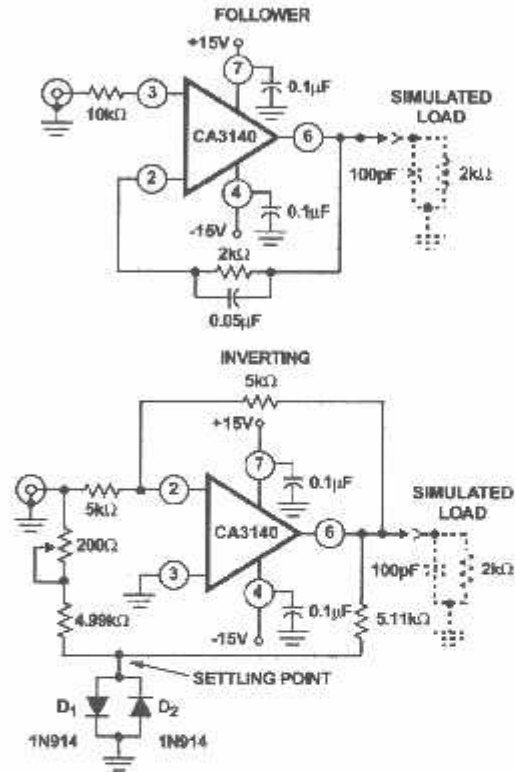


FIGURE 5B. TEST CIRCUITS

FIGURE 5. SETTLING TIME vs INPUT VOLTAGE

### Bandwidth and Slew Rate

For those cases where bandwidth reduction is desired, for example, broadband noise reduction, an external capacitor connected between Terminals 1 and 8 can reduce the open loop -3dB bandwidth. The slew rate will, however, also be proportionally reduced by using this additional capacitor. Thus, a 20% reduction in bandwidth by this technique will also reduce the slew rate by about 20%.

Figure 5 shows the typical settling time required to reach 1mV or 10mV of the final value for various levels of large signal inputs for the voltage follower and inverting unity gain amplifiers. The exceptionally fast settling time characteristics

are largely due to the high combination of high gain and wide bandwidth of the CA3140; as shown in Figure 6.

### Input Circuit Considerations

As mentioned previously, the amplifier inputs can be driven below the Terminal 4 potential, but a series current limiting resistor is recommended to limit the maximum input terminal current to less than 1mA to prevent damage to the input protection circuitry.

Moreover, some current limiting resistance should be provided between the inverting input and the output when the CA3140 is used as a unity gain voltage follower. This resistance prevents the possibility of extremely large input

### Output Circuit Considerations

Excellent interfacing with TTL circuitry is easily achieved with a single 6.2V zener diode connected to Terminal 8 as shown in Figure 1. This connection assures that the maximum output signal swing will not go more positive than the zener voltage minus two base-to-emitter voltage drops within the CA3140. These voltages are independent of the operating supply voltage.

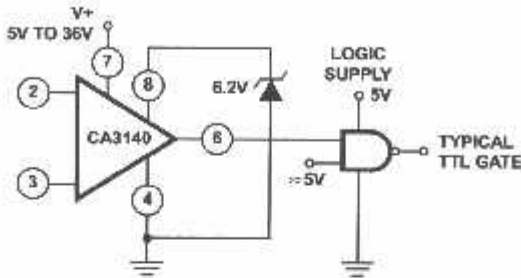


FIGURE 1. ZENER CLAMPING DIODE CONNECTED TO TERMINALS 8 AND 4 TO LIMIT CA3140 OUTPUT SWING TO TTL LEVELS

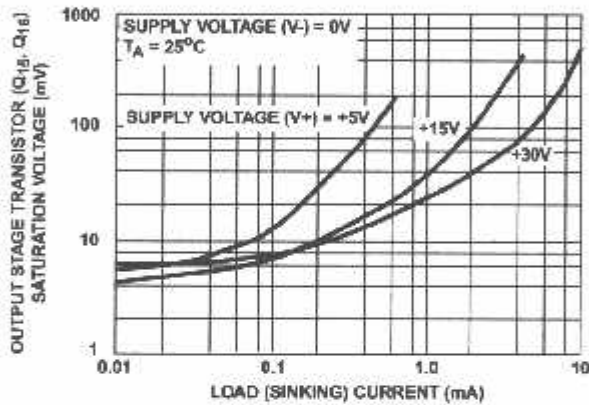


FIGURE 2. VOLTAGE ACROSS OUTPUT TRANSISTORS (Q<sub>15</sub> AND Q<sub>16</sub>) vs LOAD CURRENT

Figure 2 shows output current sinking capabilities of the CA3140 at various supply voltages. Output voltage swing to the negative supply rail permits this device to operate both power transistors and thyristors directly without the need for

level shifting circuitry usually associated with the 741 series of operational amplifiers.

Figure 4 shows some typical configurations. Note that a series resistor,  $R_L$ , is used in both cases to limit the drive available to the driven device. Moreover, it is recommended that a series diode and shunt diode be used at the thyristor input to prevent large negative transient surges that can appear at the gate of thyristors, from damaging the integrated circuit.

### Offset Voltage Nulling

The input offset voltage can be nulled by connecting a 10k $\Omega$  potentiometer between Terminals 1 and 5 and returning its wiper arm to terminal 4, see Figure 3A. This technique, however, gives more adjustment range than required and therefore, a considerable portion of the potentiometer rotation is not fully utilized. Typical values of series resistors (R) that may be placed at either end of the potentiometer, see Figure 3B, to optimize its utilization range are given in the Electrical Specifications table.

An alternate system is shown in Figure 3C. This circuit uses only one additional resistor of approximately the value shown in the table. For potentiometers, in which the resistance does not drop to 0 $\Omega$  at either end of rotation, a value of resistance 10% lower than the values shown in the table should be used.

### Low Voltage Operation

Operation at total supply voltages as low as 4V is possible with the CA3140. A current regulator based upon the PMOS threshold voltage maintains reasonable constant operating current and hence consistent performance down to these lower voltages.

The low voltage limitation occurs when the upper extreme of the input common mode voltage range extends down to the voltage at Terminal 4. This limit is reached at a total supply voltage just below 4V. The output voltage range also begins to extend down to the negative supply rail, but is slightly higher than that of the input. Figure 8 shows these characteristics and shows that with 2V dual supplies, the lower extreme of the input common mode voltage range is below ground potential.

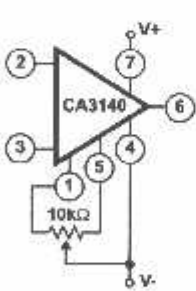


FIGURE 3A. BASIC

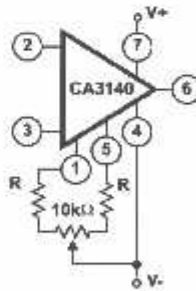


FIGURE 3B. IMPROVED RESOLUTION

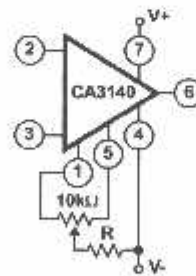


FIGURE 3C. SIMPLER IMPROVED RESOLUTION

FIGURE 3. THREE OFFSET VOLTAGE NULLING METHODS

signal transients from forcing a signal through the input protection network and directly driving the internal constant current source which could result in positive feedback via the output terminal. A 3.9kΩ resistor is sufficient.

The typical input current is on the order of 10pA when the inputs are centered at nominal device dissipation. As the output supplies load current, device dissipation will increase, raising the chip temperature and resulting in increased input current. Figure 7 shows typical input terminal current versus ambient temperature for the CA3140.

It is well known that MOSFET devices can exhibit slight changes in characteristics (for example, small changes in input offset voltage) due to the application of large

differential input voltages that are sustained over long periods at elevated temperatures.

Both applied voltage and temperature accelerate these changes. The process is reversible and offset voltage shifts of the opposite polarity reverse the offset. Figure 9 shows the typical offset voltage change as a function of various stress voltages at the maximum rating of 125°C (for metal can); at lower temperatures (metal can and plastic), for example, at 85°C, this change in voltage is considerably less. In typical linear applications, where the differential voltage is small and symmetrical, these incremental changes are of about the same magnitude as those encountered in an operational amplifier employing a bipolar transistor input stage.

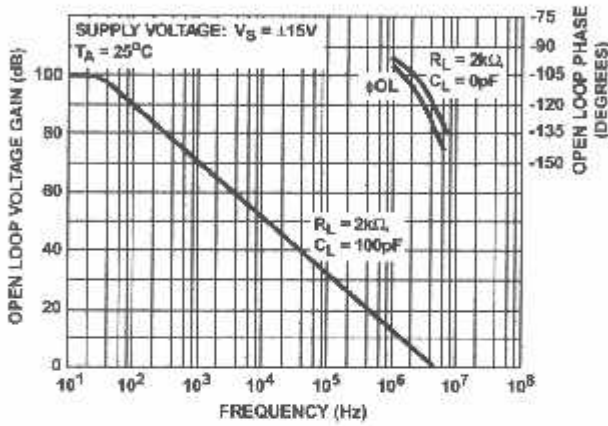


FIGURE 6. OPEN LOOP VOLTAGE GAIN AND PHASE vs FREQUENCY

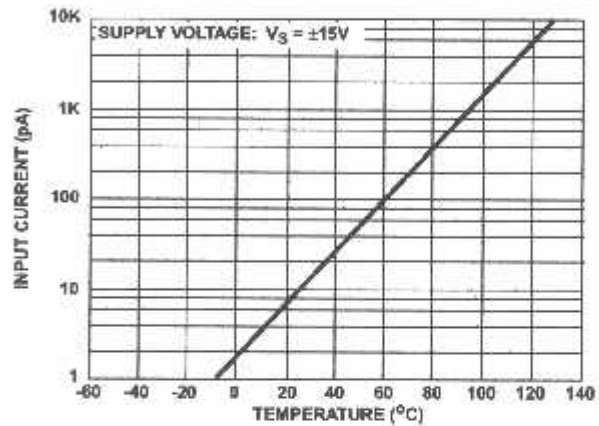


FIGURE 7. INPUT CURRENT vs TEMPERATURE

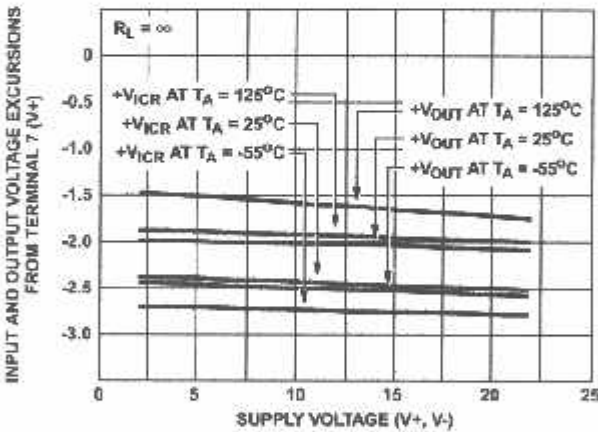
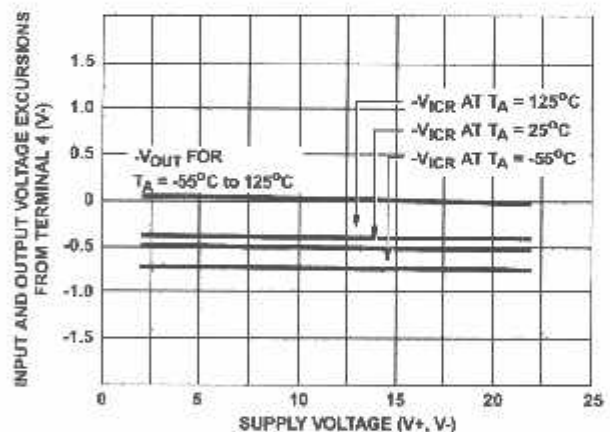


FIGURE 8. OUTPUT VOLTAGE SWING CAPABILITY AND COMMON MODE INPUT VOLTAGE RANGE vs SUPPLY VOLTAGE



All Intersil semiconductor products are manufactured, assembled and tested under ISO9000 quality systems certification.

Intersil semiconductor products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site <http://www.intersil.com>



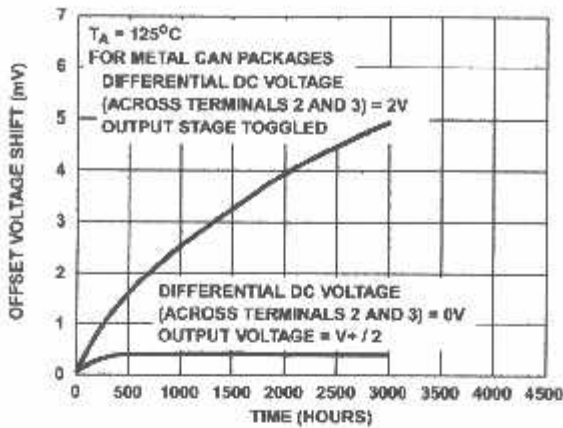


FIGURE 9. TYPICAL INCREMENTAL OFFSET VOLTAGE SHIFT vs OPERATING LIFE

### Super Sweep Function Generator

A function generator having a wide tuning range is shown in Figure 10. The 1,000,000/1 adjustment range is accomplished by a single variable potentiometer or by an auxiliary sweeping signal. The CA3140 functions as a non-inverting readout amplifier of the triangular signal developed across the integrating capacitor network connected to the output of the CA3080A current source.

Buffered triangular output signals are then applied to a second CA3080 functioning as a high speed hysteresis switch. Output from the switch is returned directly back to the input of the CA3080A current source, thereby, completing the positive feedback loop.

The triangular output level is determined by the four 1N914 level limiting diodes of the second CA3080 and the resistor divider network connected to Terminal No. 2 (input) of the CA3080. These diodes establish the input trip level to this switching stage and, therefore, indirectly determine the amplitude of the output triangle.

Compensation for propagation delays around the entire loop is provided by one adjustment on the input of the CA3080. This adjustment, which provides for a constant generator amplitude output, is most easily made while the generator is sweeping. High frequency ramp linearity is adjusted by the single 7pF to 60pF capacitor in the output of the CA3080A.

It must be emphasized that only the CA3080A is characterized for maximum output linearity in the current generator function.

### Meter Driver and Buffer Amplifier

Figure 11 shows the CA3140 connected as a meter driver and buffer amplifier. Low driving impedance is required of the CA3080A current source to assure smooth operation of the Frequency Adjustment Control. This low-driving impedance requirement is easily met by using a CA3140 connected as a voltage follower. Moreover, a meter may be

placed across the input to the CA3080A to give a logarithmic analog indication of the function generator's frequency.

Analog frequency readout is readily accomplished by the means described above because the output current of the CA3080A varies approximately one decade for each 60mV change in the applied voltage,  $V_{ABC}$  (voltage between Terminals 5 and 4 of the CA3080A of the function generator). Therefore, six decades represent 360mV change in  $V_{ABC}$ .

Now, only the reference voltage must be established to set the lower limit on the meter. The three remaining transistors from the CA3086 Array used in the sweep generator are used for this reference voltage. In addition, this reference generator arrangement tends to track ambient temperature variations, and thus compensates for the effects of the normal negative temperature coefficient of the CA3080A  $V_{ABC}$  terminal voltage.

Another output voltage from the reference generator is used to insure temperature tracking of the lower end of the Frequency Adjustment Potentiometer. A large series resistance simulates a current source, assuring similar temperature coefficients at both ends of the Frequency Adjustment Control.

To calibrate this circuit, set the Frequency Adjustment Potentiometer at its low end. Then adjust the Minimum Frequency Calibration Control for the lowest frequency. To establish the upper frequency limit, set the Frequency Adjustment Potentiometer to its upper end and then adjust the Maximum Frequency Calibration Control for the maximum frequency. Because there is interaction among these controls, repetition of the adjustment procedure may be necessary. Two adjustments are used for the meter. The meter sensitivity control sets the meter scale width of each decade, while the meter position control adjusts the pointer on the scale with negligible effect on the sensitivity adjustment. Thus, the meter sensitivity adjustment control calibrates the meter so that it deflects  $1/6$  of full scale for each decade change in frequency.

### Sine Wave Shaper

The circuit shown in Figure 12 uses a CA3140 as a voltage follower in combination with diodes from the CA3019 Array to convert the triangular signal from the function generator to a sine-wave output signal having typically less than 2% THD. The basic zero crossing slope is established by the 10k $\Omega$  potentiometer connected between Terminals 2 and 6 of the CA3140 and the 9.1k $\Omega$  resistor and 10k $\Omega$  potentiometer from Terminal 2 to ground. Two break points are established by diodes D<sub>1</sub> through D<sub>4</sub>. Positive feedback via D<sub>5</sub> and D<sub>6</sub> establishes the zero slope at the maximum and minimum levels of the sine wave. This technique is necessary because the voltage follower configuration approaches unity gain rather than the zero gain required to shape the sine wave at the two extremes.

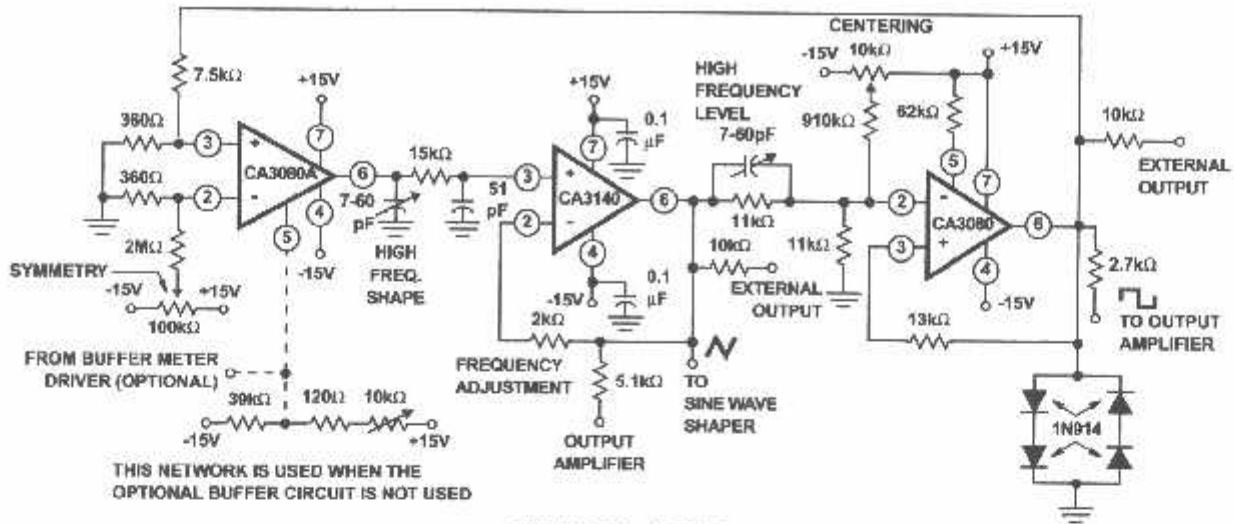
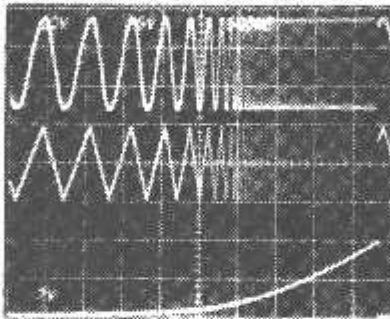


FIGURE 10A. CIRCUIT

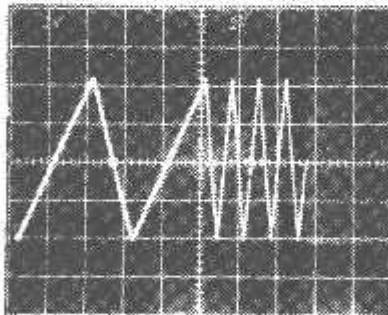


Top Trace: Output at junction of 2.7kΩ and 51kΩ resistors; 5V/Div., 500ms/Div.

Center Trace: External output of triangular function generator; 2V/Div., 500ms/Div.

Bottom Trace: Output of "Log" generator; 10V/Div., 500ms/Div.

FIGURE 10B. FIGURE FUNCTION GENERATOR SWEEPING



1V/Div., 1s/Div.

Three tone test signals, highest frequency  $\geq 0.5\text{MHz}$ . Note the slight asymmetry at the three second/cycle signal. This asymmetry is due to slightly different positive and negative integration from the CA3080A and from the PC board and component leakages at the 100pA level.

FIGURE 10C. FUNCTION GENERATOR WITH FIXED FREQUENCIES

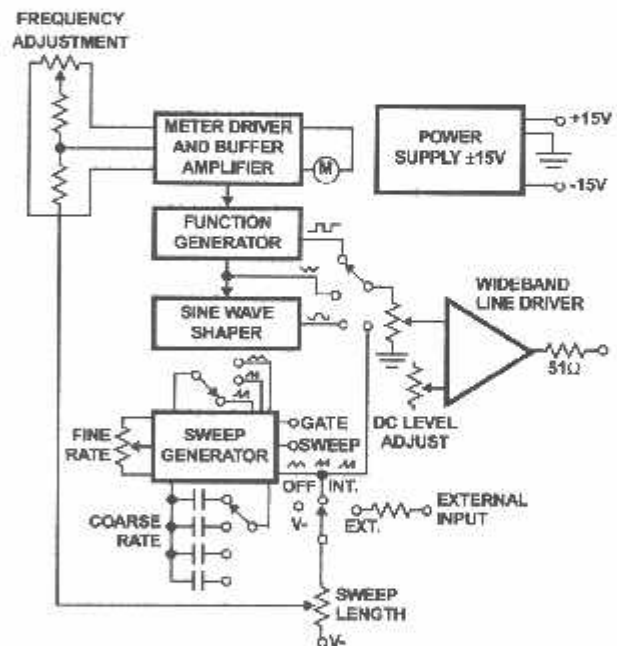


FIGURE 10D. INTERCONNECTIONS

FIGURE 10. FUNCTION GENERATOR

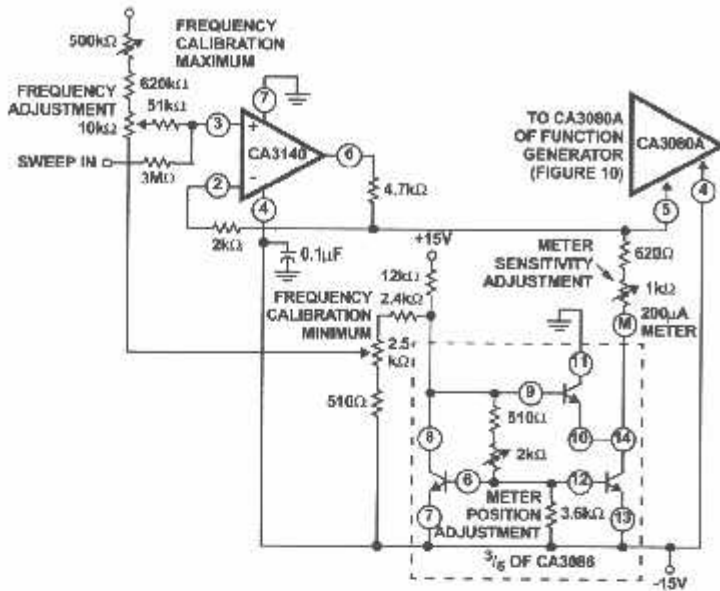
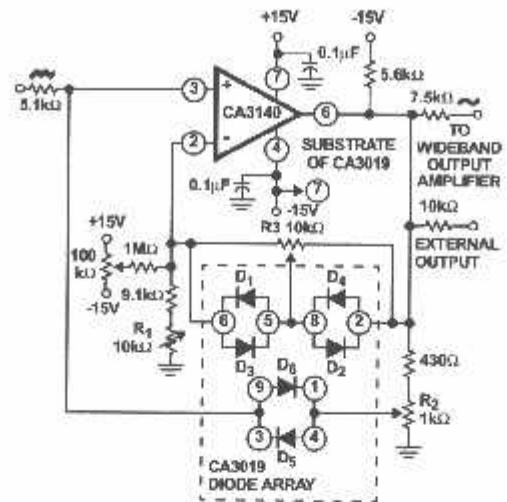


FIGURE 11. METER DRIVER AND BUFFER AMPLIFIER



**FIGURE 12. SINE WAVE SHAPER**

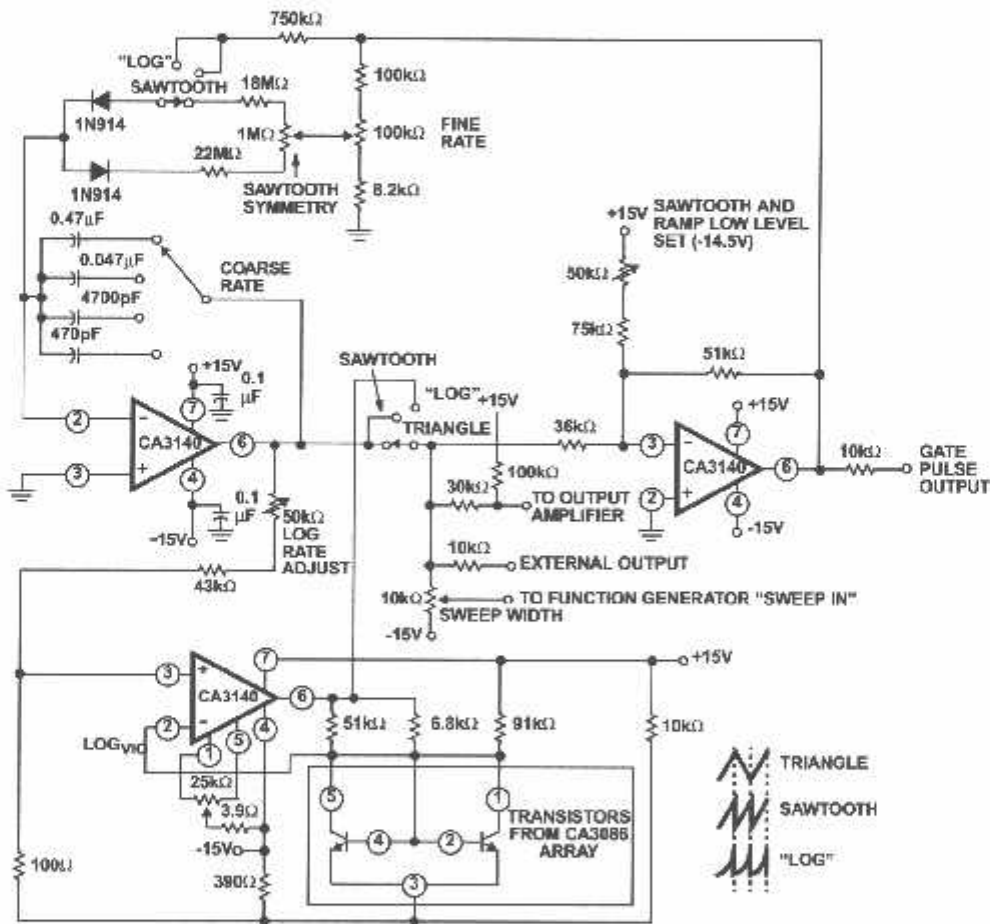


FIGURE 13. SWEEPING GENERATOR

This circuit can be adjusted most easily with a distortion analyzer, but a good first approximation can be made by comparing the output signal with that of a sine wave generator. The initial slope is adjusted with the potentiometer  $R_1$ , followed by an adjustment of  $R_2$ . The final slope is established by adjusting  $R_3$ , thereby adding additional segments that are contributed by these diodes. Because there is some interaction among these controls, repetition of the adjustment procedure may be necessary.

### Sweeping Generator

Figure 13 shows a sweeping generator. Three CA3140s are used in this circuit. One CA3140 is used as an integrator, a second device is used as a hysteresis switch that determines the starting and stopping points of the sweep. A third CA3140 is used as a logarithmic shaping network for the log function. Rates and slopes, as well as sawtooth, triangle, and logarithmic sweeps are generated by this circuit.

### Wideband Output Amplifier

Figure 14 shows a high slew rate, wideband amplifier suitable for use as a  $50\Omega$  transmission line driver. This circuit, when used in conjunction with the function generator and sine wave shaper circuits shown in Figures 10 and 12 provides  $18V_{P-P}$  output open circuited, or  $9V_{P-P}$  output when terminated in  $50\Omega$ . The slew rate required of this amplifier is  $28V/\mu s$  ( $18V_{P-P} \times \pi \times 0.5MHz$ ).

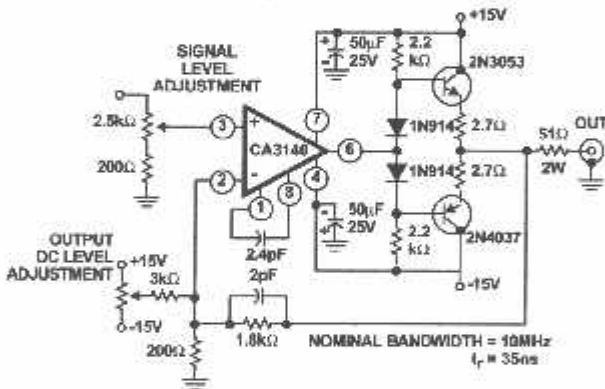


FIGURE 14. WIDEBAND OUTPUT AMPLIFIER

### Power Supplies

High input impedance, common mode capability down to the negative supply and high output drive current capability are key factors in the design of wide range output voltage supplies that use a single input voltage to provide a regulated output voltage that can be adjusted from essentially 0V to 24V.

Unlike many regulator systems using comparators having a bipolar transistor input stage, a high impedance reference voltage divider from a single supply can be used in connection with the CA3140 (see Figure 15).

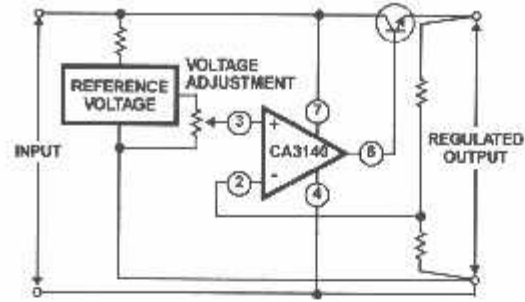


FIGURE 15. BASIC SINGLE SUPPLY VOLTAGE REGULATOR SHOWING VOLTAGE FOLLOWER CONFIGURATION

Essentially, the regulators, shown in Figures 16 and 17, are connected as non inverting power operational amplifiers with a gain of 3.2. An 8V reference input yields a maximum output voltage slightly greater than 25V. As a voltage follower, when the reference input goes to 0V the output will be 0V. Because the offset voltage is also multiplied by the 3.2 gain factor, a potentiometer is needed to null the offset voltage.

Series pass transistors with high  $I_{CBO}$  levels will also prevent the output voltage from reaching zero because there is a finite voltage drop ( $V_{CESAT}$ ) across the output of the CA3140 (see Figure 2). This saturation voltage level may indeed set the lowest voltage obtainable.

The high impedance presented by Terminal 8 is advantageous in effecting current limiting. Thus, only a small signal transistor is required for the current-limit sensing amplifier. Resistive decoupling is provided for this transistor to minimize damage to it or the CA3140 in the event of unusual input or output transients on the supply rail.

Figures 16 and 17, show circuits in which a D2201 high speed diode is used for the current sensor. This diode was chosen for its slightly higher forward voltage drop characteristic, thus giving greater sensitivity. It must be emphasized that heat sinking of this diode is essential to minimize variation of the current trip point due to internal heating of the diode. That is, 1A at 1V forward drop represents one watt which can result in significant regenerative changes in the current trip point as the diode temperature rises. Placing the small signal reference amplifier in the proximity of the current sensing diode also helps minimize the variability in the trip level due to the negative temperature coefficient of the diode. In spite of those limitations, the current limiting point can easily be adjusted over the range from 10mA to 1A with a single adjustment potentiometer. If the temperature stability of the current limiting system is a serious consideration, the more usual current sampling resistor type of circuitry should be employed.

A power Darlington transistor (in a metal can with heatsink), is used as the series pass element for the conventional current limiting system, Figure 16, because high power Darlington dissipation will be encountered at low output voltage and high currents.



A small heat sink VERSAWATT transistor is used as the series pass element in the fold back current system, Figure 17, since dissipation levels will only approach 10W. In this system, the D2201 diode is used for current sampling. Foldback is provided by the 3k $\Omega$  and 100k $\Omega$  divider network connected to the base of the current sensing transistor.

Both regulators provide better than 0.02% load regulation. Because there is constant loop gain at all voltage settings, the

regulation also remains constant. Line regulation is 0.1% per volt. Hum and noise voltage is less than 200 $\mu$ V as read with a meter having a 10MHz bandwidth.

Figure 18A shows the turn ON and turn OFF characteristics of both regulators. The slow turn on rise is due to the slow rate of rise of the reference voltage. Figure 18B shows the transient response of the regulator with the switching of a 20 $\Omega$  load at 20V output.

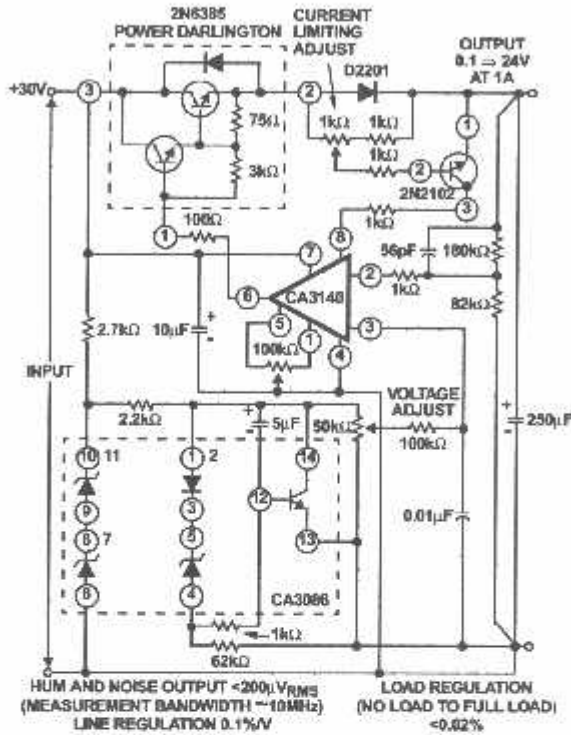


FIGURE 16. REGULATED POWER SUPPLY

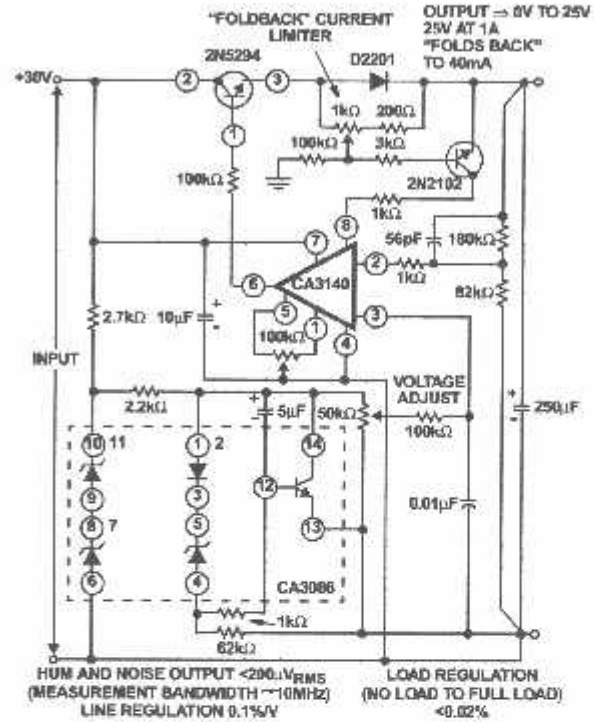
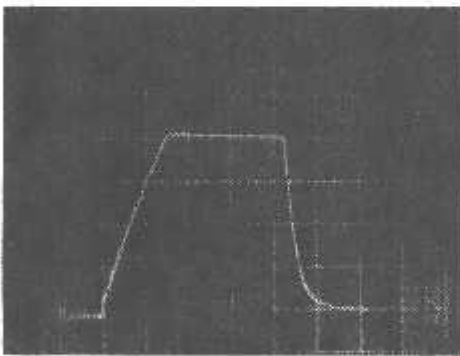
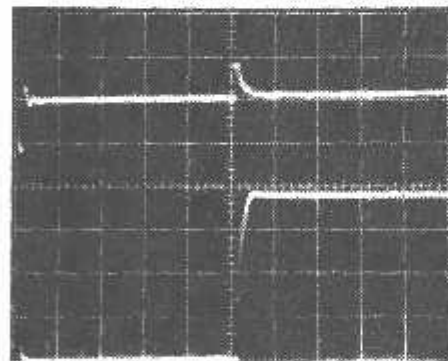


FIGURE 17. REGULATED POWER SUPPLY WITH "FOLDBACK" CURRENT LIMITING



5V/Div., 1s/Div.

FIGURE 18A. SUPPLY TURN-ON AND TUNOFF CHARACTERISTICS



Top Trace: Output Voltage;  
200mV/Div., 5 $\mu$ s/Div.

Bottom Trace: Collector of load switching transistor, load = 1A;  
5V/Div., 5 $\mu$ s/Div.

FIGURE 18B. TRANSIENT RESPONSE

FIGURE 18. WAVEFORMS OF DYNAMIC CHARACTERISTICS OF POWER SUPPLY CURRENTS SHOWN IN FIGURES 16 AND 17

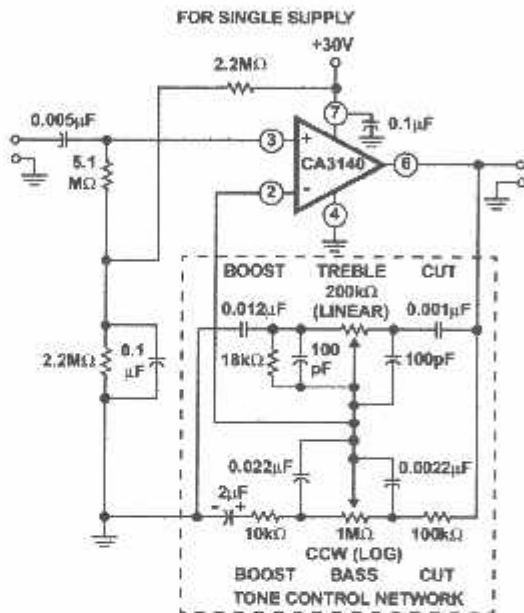
### Tone Control Circuits

High slew rate, wide bandwidth, high output voltage capability and high input impedance are all characteristics required of tone control amplifiers. Two tone control circuits that exploit these characteristics of the CA3140 are shown in Figures 19 and 20.

The first circuit, shown in Figure 20, is the Baxandall tone control circuit which provides unity gain at midband and uses standard linear potentiometers. The high input impedance of the CA3140 makes possible the use of low-cost, low-value, small size capacitors, as well as reduced load of the driving stage.

Bass treble boost and cut are  $\pm 15\text{dB}$  at 100Hz and 10kHz, respectively. Full peak-to-peak output is available up to at least 20kHz due to the high slew rate of the CA3140. The amplifier gain is 3dB down from its "flat" position at 70kHz.

Figure 19 shows another tone control circuit with similar boost and cut specifications. The wideband gain of this circuit is equal to the ultimate boost or cut plus one, which in this case is a gain of eleven. For 20dB boost and cut, the input loading of this circuit is essentially equal to the value of the resistance from Terminal No. 3 to ground. A detailed analysis of this circuit is given in "An IC Operational Transconductance Amplifier (OTA) With Power Capability" by L. Kaplan and H. Wittlinger, IEEE Transactions on Broadcast and Television Receivers, Vol. BTR-18, No. 3, August, 1972.



#### NOTES:

5. 20dB Flat Position Gain.
6.  $\pm 15\text{dB}$  Bass and Treble Boost and Cut at 100Hz and 10kHz, respectively.
7. 25V<sub>p-p</sub> output at 20kHz.
8. -3dB at 24kHz from 1kHz reference.

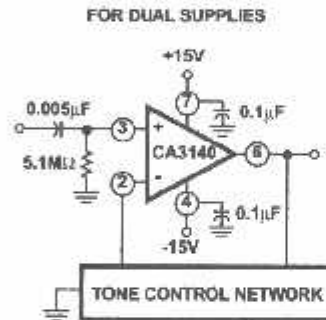
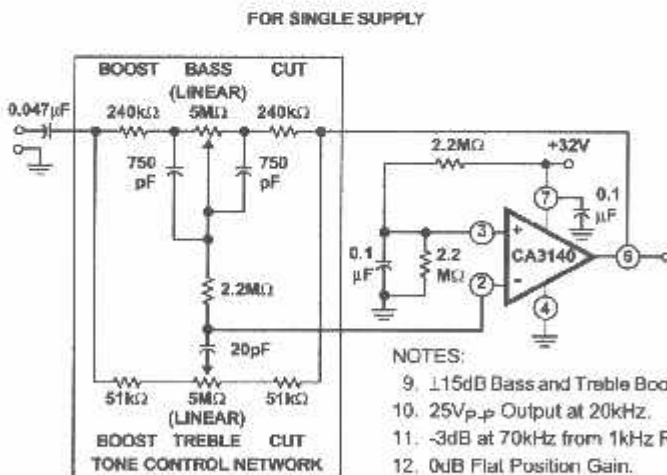


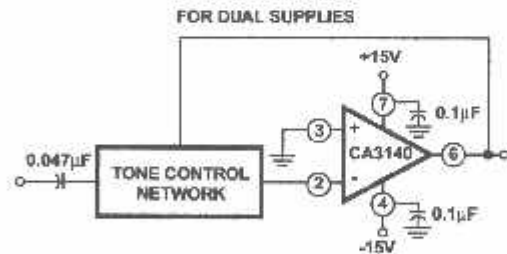
FIGURE 19. TONE CONTROL CIRCUIT USING CA3130 SERIES (20dB MIDBAND GAIN)



#### NOTES:

9.  $\pm 15\text{dB}$  Bass and Treble Boost and Cut at 100Hz and 10kHz, Respectively.
10. 25V<sub>p-p</sub> Output at 20kHz.
11. -3dB at 70kHz from 1kHz Reference.
12. 0dB Flat Position Gain.

FIGURE 20. BAXANDALL TONE CONTROL CIRCUIT USING CA3140 SERIES



### Wien Bridge Oscillator

Another application of the CA3140 that makes excellent use of its high input impedance, high slew rate, and high voltage qualities is the Wien Bridge sine wave oscillator. A basic Wien Bridge oscillator is shown in Figure 21. When  $R_1 = R_2 = R$  and  $C_1 = C_2 = C$ , the frequency equation reduces to the familiar  $f = 1/(2\pi RC)$  and the gain required for oscillation,  $A_{OSC}$  is equal to 3. Note that if  $C_2$  is increased by a factor of four and  $R_2$  is reduced by a factor of four, the gain required for oscillation becomes 1.5, thus permitting a potentially higher operating frequency closer to the gain bandwidth product of the CA3140.

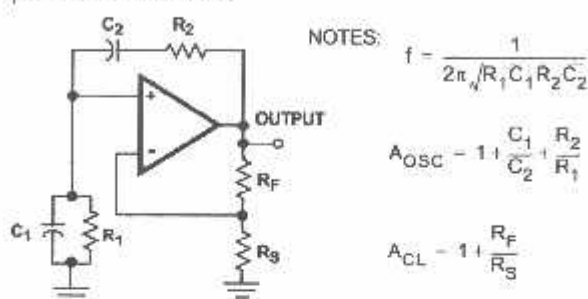


FIGURE 21. BASIC WIEN BRIDGE OSCILLATOR CIRCUIT USING AN OPERATIONAL AMPLIFIER

Oscillator stabilization takes on many forms. It must be precisely set, otherwise the amplitude will either diminish or reach some form of limiting with high levels of distortion. The element,  $R_S$ , is commonly replaced with some variable resistance element. Thus, through some control means, the value of  $R_S$  is adjusted to maintain constant oscillator output. A FET channel resistance, a thermistor, a lamp bulb, or other device whose resistance increases as the output amplitude is increased are a few of the elements often utilized.

Figure 22 shows another means of stabilizing the oscillator with a zener diode shunting the feedback resistor ( $R_F$  of Figure 21). As the output signal amplitude increases, the zener diode impedance decreases resulting in more feedback with consequent reduction in gain; thus stabilizing the amplitude of the output signal. Furthermore, this combination of a monolithic zener diode and bridge rectifier circuit tends to provide a zero temperature coefficient for this regulating system. Because this bridge rectifier system has no time constant, i.e., thermal time constant for the lamp bulb, and RC time constant for filters often used in detector networks, there is no lower frequency limit. For example, with  $1\mu\text{F}$  polycarbonate capacitors and  $22\text{M}\Omega$  for the frequency determining network, the operating frequency is  $0.007\text{Hz}$ .

As the frequency is increased, the output amplitude must be reduced to prevent the output signal from becoming slew-rate limited. An output frequency of 180kHz will reach a slew rate of approximately 9V/ $\mu$ s when its amplitude is 16V<sub>RMS</sub>.

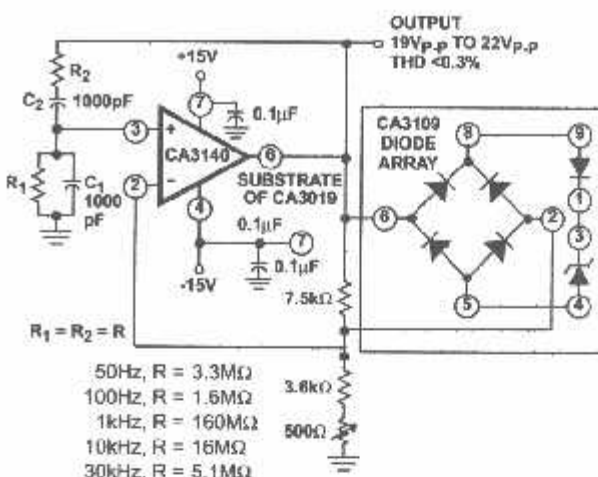


FIGURE 22. WIEN BRIDGE OSCILLATOR CIRCUIT USING CA3140

### Simple Sample-and-Hold System

Figure 23 shows a very simple sample-and-hold system using the CA3140 as the readout amplifier for the storage capacitor. The CA3080A serves as both input buffer amplifier and low feed-through transmission switch (see Note 13). System offset nulling is accomplished with the CA3140 via its offset nulling terminals. A typical simulated load of 2k $\Omega$  and 30pF is shown in the schematic.

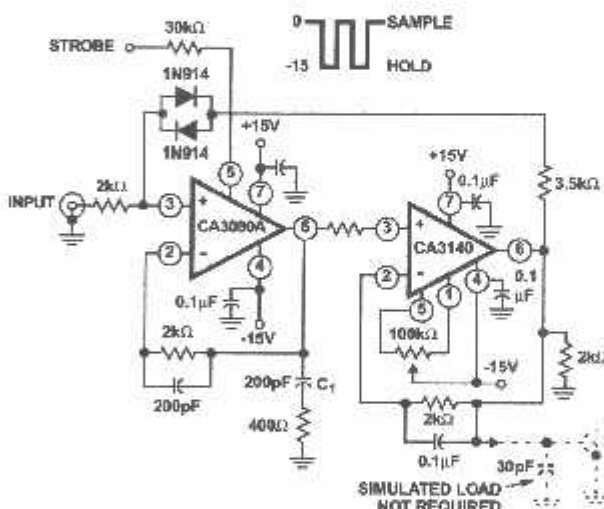


FIGURE 23. SAMPLE AND HOLD CIRCUIT

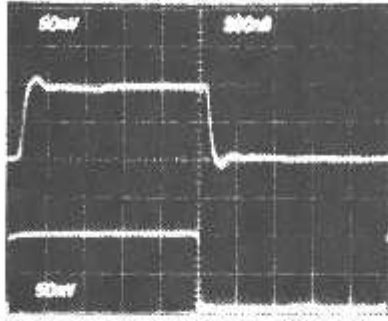
In this circuit, the storage compensation capacitance ( $C_1$ ) is only 200pF. Larger value capacitors provide longer "hold" periods but with slower slew rates. The slew rate is:

$$\frac{dV}{dt} = \frac{I}{C} = 0.5\text{mA}/200\text{pF} = 2.5\text{V}/\mu\text{s}$$

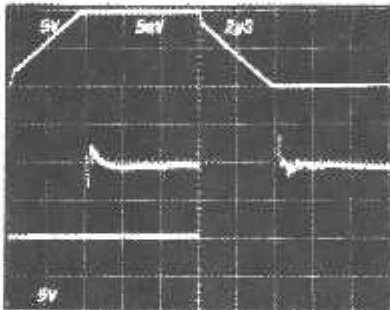
NOTE:

13. AN666B "Applications of the CA3080 and CA 3080A High Performance Operational Transconductance Amplifiers".

Pulse "droop" during the hold interval is  $170\text{pA}/200\text{pF}$  which is  $0.85\mu\text{V}/\mu\text{s}$ ; (i.e.,  $170\text{pA}/200\text{pF}$ ). In this case,  $170\text{pA}$  represents the typical leakage current of the CA3080A when strobed off. If  $C_1$  were increased to  $2000\text{pF}$ , the "hold-droop" rate will decrease to  $0.085\mu\text{V}/\mu\text{s}$ , but the slew rate would decrease to  $0.25\text{V}/\mu\text{s}$ . The parallel diode network connected between Terminal 3 of the CA3080A and Terminal 6 of the CA3140 prevents large input signal feedthrough across the input terminals of the CA3080A to the  $200\text{pF}$  storage capacitor when the CA3080A is strobed off. Figure 24 shows dynamic characteristic waveforms of this sample-and-hold system.

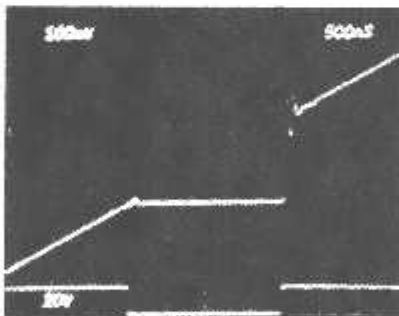


Top Trace: Output;  $50\text{mV}/\text{Div}$ ,  $200\text{ns}/\text{Div}$ .  
Bottom Trace: Input;  $50\text{mV}/\text{Div}$ ,  $200\text{ns}/\text{Div}$ .



Top Trace: Output Signal;  $5\text{V}/\text{Div}$ ,  $2\mu\text{s}/\text{Div}$ .  
Center Trace: Difference of Input and Output Signals through Tektronix Amplifier 7A13;  $5\text{mV}/\text{Div}$ ,  $2\mu\text{s}/\text{Div}$ .  
Bottom Trace: Input Signal;  $5\text{V}/\text{Div}$ ,  $2\mu\text{s}/\text{Div}$ .

#### LARGE SIGNAL RESPONSE AND SETTLING TIME

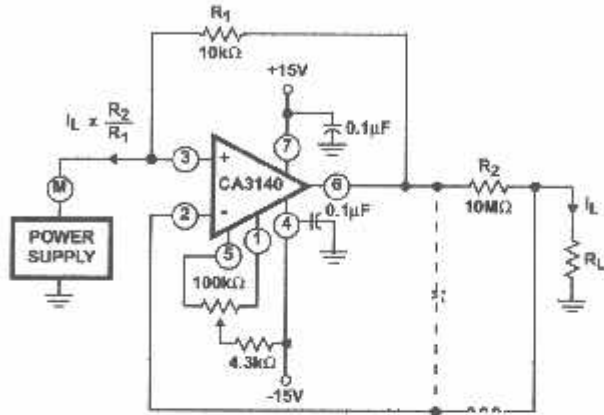


Top Trace: Output;  $100\text{mV}/\text{Div}$ ,  $500\text{ns}/\text{Div}$ .  
Bottom Trace: Input;  $20\text{V}/\text{Div}$ ,  $500\text{ns}/\text{Div}$ .

**FIGURE 24. SAMPLE AND HOLD SYSTEM DYNAMIC CHARACTERISTICS WAVEFORMS**

#### Current Amplifier

The low input terminal current needed to drive the CA3140 makes it ideal for use in current amplifier applications such as the one shown in Figure 25 (see Note 14). In this circuit, low current is supplied at the input potential as the power supply to load resistor  $R_L$ . This load current is increased by the multiplication factor  $R_2/R_1$ , when the load current is monitored by the power supply meter  $M$ . Thus, if the load current is  $100\text{nA}$ , with values shown, the load current presented to the supply will be  $100\mu\text{A}$ ; a much easier current to measure in many systems.



**FIGURE 25. BASIC CURRENT AMPLIFIER FOR LOW CURRENT MEASUREMENT SYSTEMS**

Note that the input and output voltages are transferred at the same potential and only the output current is multiplied by the scale factor.

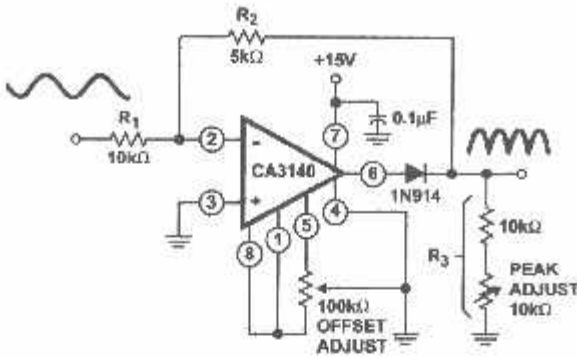
The dotted components show a method of decoupling the circuit from the effects of high output load capacitance and the potential oscillation in this situation. Essentially, the necessary high frequency feedback is provided by the capacitor with the dotted series resistor providing load decoupling.

#### Full Wave Rectifier

Figure 26 shows a single supply, absolute value, ideal full-wave rectifier with associated waveforms. During positive excursions, the input signal is fed through the feedback network directly to the output. Simultaneously, the positive excursion of the input signal also drives the output terminal (No. 6) of the inverting amplifier in a negative going excursion such that the 1N914 diode effectively disconnects the amplifier from the signal path. During a negative going excursion of the input signal, the CA3140 functions as a normal inverting amplifier with a gain equal to  $-R_2/R_1$ . When the equality of the two equations shown in Figure 26 is satisfied, the full wave output is symmetrical.

#### NOTE:

14. "Operational Amplifiers Design and Applications", J. G. Graeme, McGraw-Hill Book Company, page 308, "Negative Immittance Converter Circuits".



$$\text{GAIN} = \frac{R_2}{R_1} \times \left( 1 + \frac{R_3}{R_1 R_2 + R_3} \right)$$

$$R_3 = \left( \frac{X + X^2}{1 - X} \right) R_1$$

$$\text{FOR } X = 0.5 \quad \frac{5\text{k}\Omega}{10\text{k}\Omega} = \frac{R_2}{R_1}$$

$$R_3 = 10\text{k}\Omega \left( \frac{0.75}{0.5} \right) = 15\text{k}\Omega$$

20V<sub>p,p</sub> Input BW (-3dB) = 290kHz, DC Output (Avg) = 3.2V

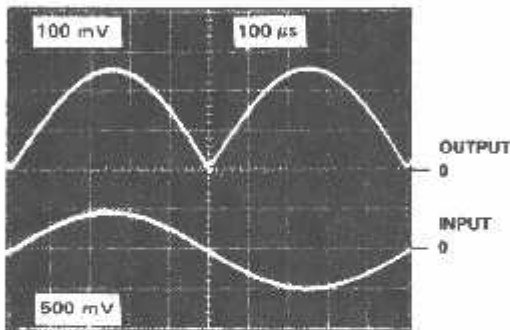
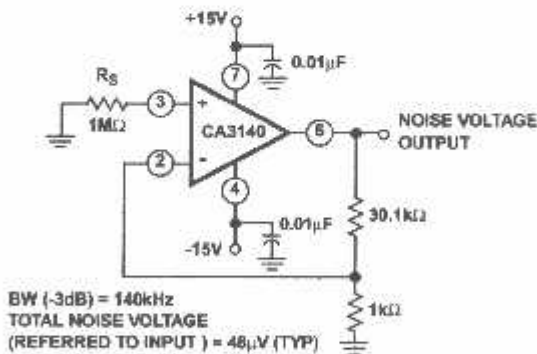


FIGURE 26. SINGLE SUPPLY, ABSOLUTE VALUE, IDEAL FULL WAVE RECTIFIER WITH ASSOCIATED WAVEFORMS



$\text{BW} (-3\text{dB}) = 140\text{kHz}$   
 $\text{TOTAL NOISE VOLTAGE (REFERRED TO INPUT)} = 48\mu\text{V (TYP)}$

FIGURE 27. TEST CIRCUIT AMPLIFIER (30dB GAIN) USED FOR WIDEBAND NOISE MEASUREMENT

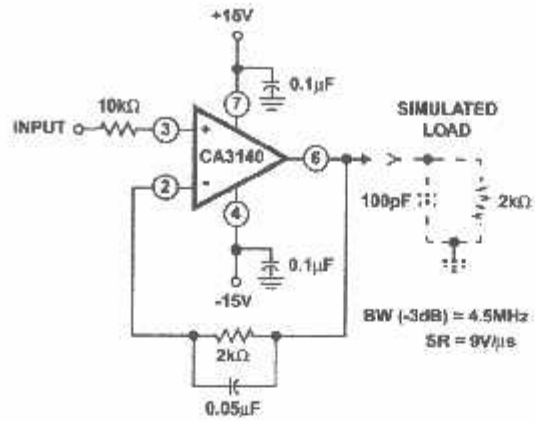
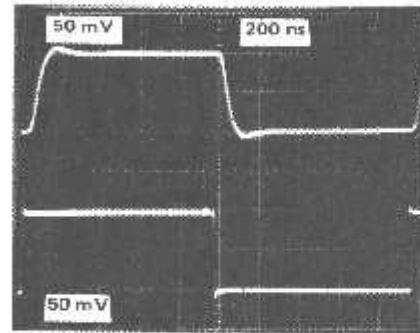
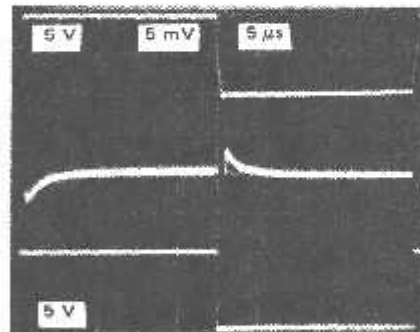


FIGURE 28A. TEST CIRCUIT



Top Trace: Output; 50mV/Div., 200ns/Div.  
 Bottom Trace: Input; 50mV/Div., 200ns/Div.

FIGURE 28B. SMALL SIGNAL RESPONSE



(Measurement made with Tektronix 7A13 differential amplifier.)

Top Trace: Output Signal; 5V/Div., 5μs/Div.  
 Center Trace: Difference Signal; 5mV/Div., 5μs/Div.  
 Bottom Trace: Input Signal; 5V/Div., 5μs/Div.

FIGURE 28C. INPUT-OUTPUT DIFFERENCE SIGNAL SHOWING SETTLING TIME

FIGURE 28. SPLIT SUPPLY VOLTAGE FOLLOWER TEST CIRCUIT AND ASSOCIATED WAVEFORMS



Typical Performance Curves

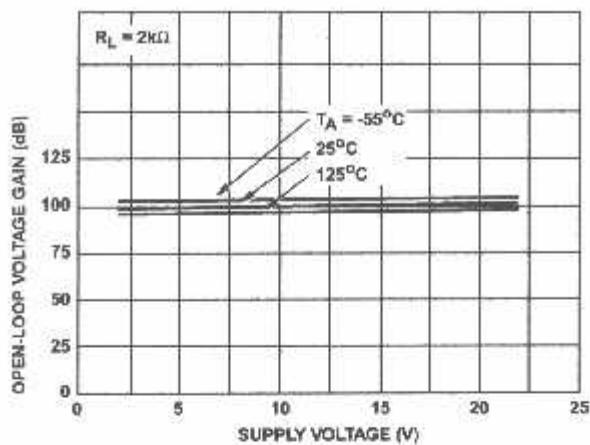


FIGURE 29. OPEN-LOOP VOLTAGE GAIN vs SUPPLY VOLTAGE AND TEMPERATURE

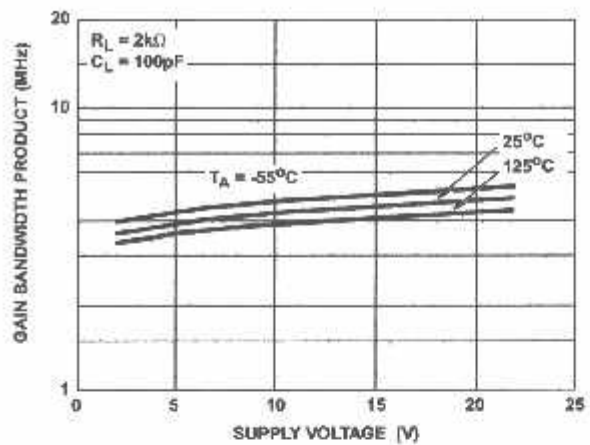


FIGURE 30. GAIN BANDWIDTH PRODUCT vs SUPPLY VOLTAGE AND TEMPERATURE

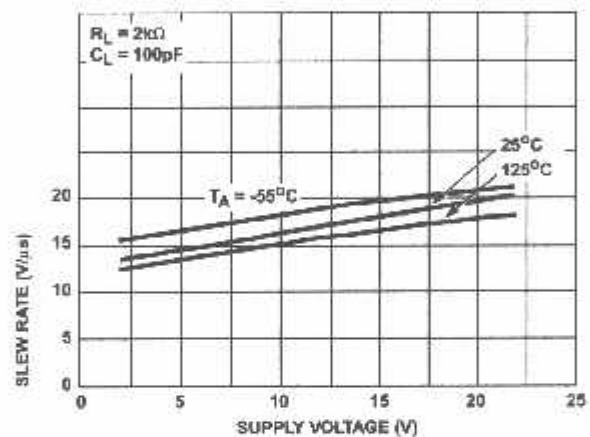


FIGURE 31. SLEW RATE vs SUPPLY VOLTAGE AND TEMPERATURE

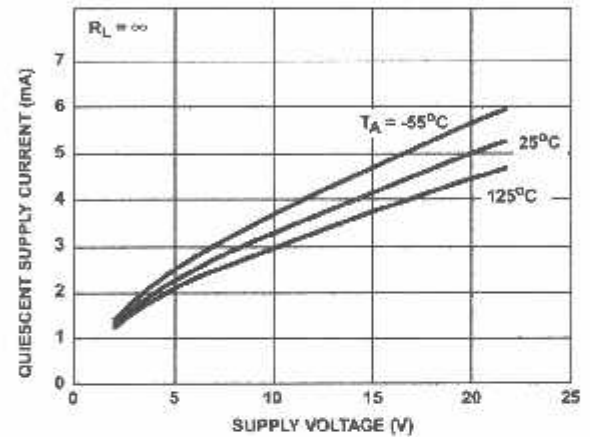


FIGURE 32. QUIESCENT SUPPLY CURRENT vs SUPPLY VOLTAGE AND TEMPERATURE

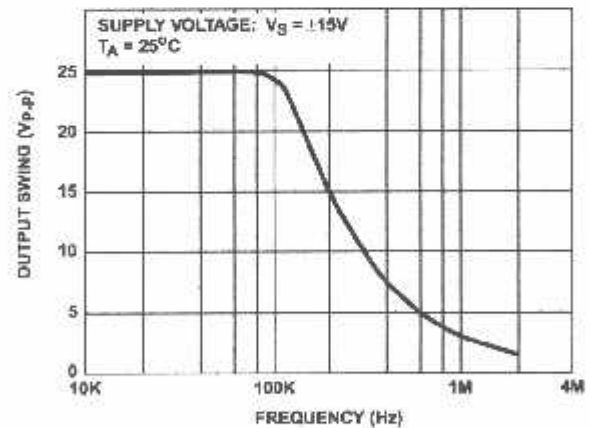


FIGURE 33. MAXIMUM OUTPUT VOLTAGE SWING vs FREQUENCY

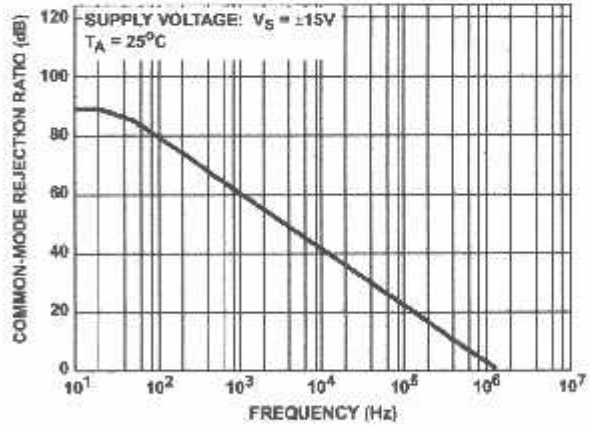


FIGURE 34. COMMON MODE REJECTION RATIO vs FREQUENCY

Typical Performance Curves (Continued)

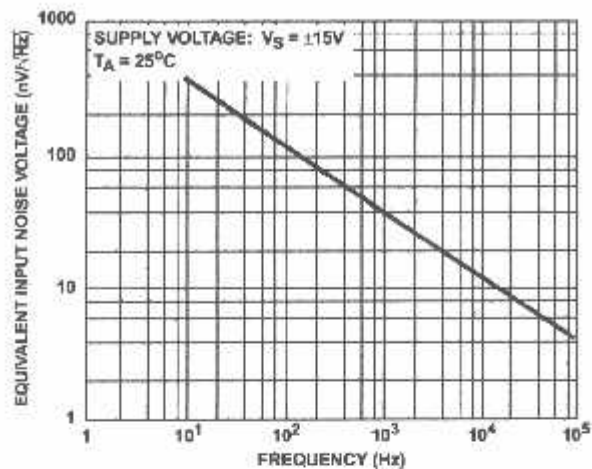


FIGURE 35. EQUIVALENT INPUT NOISE VOLTAGE vs FREQUENCY

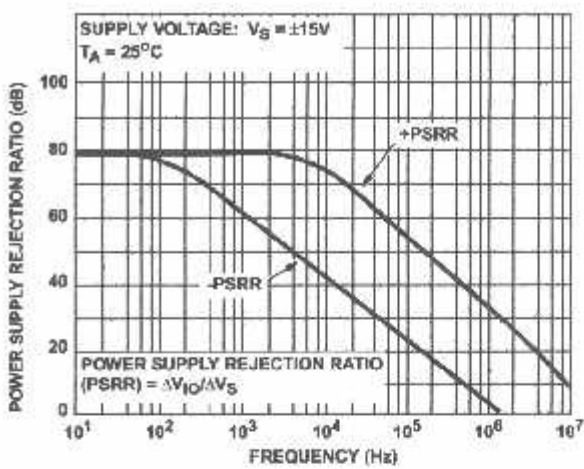
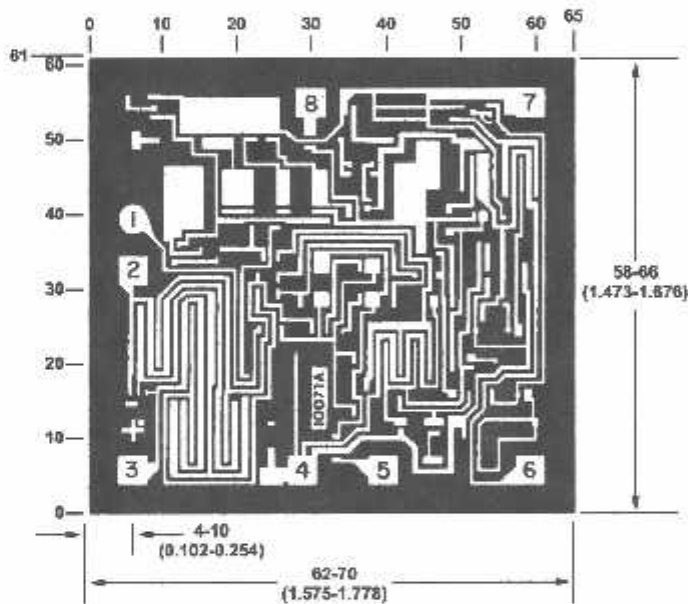


FIGURE 38. POWER SUPPLY REJECTION RATIO vs FREQUENCY

Metallization Mask Layout

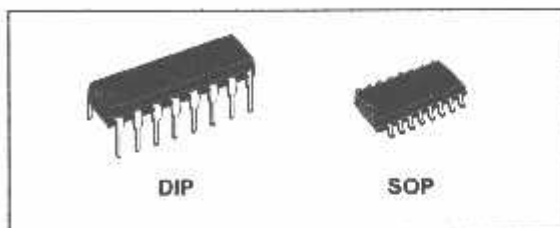


Dimensions in parenthesis are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils ( $10^{-3}$  inch).

The photographs and dimensions represent a chip when it is part of the wafer. When the wafer is cut into chips, the cleavage angles are  $57^\circ$  instead of  $90^\circ$  with respect to the face of the chip. Therefore, the isolated chip is actually 7 mils (0.17mm) larger in both dimensions.

## HEX BUFFER/CONVERTER (INVERTING)

- PROPAGATION DELAY TIME :  
 $t_{PD} = 40ns$  (TYP.) at  $V_{DD} = 10V$   $C_L = 50pF$
- HIGH TO LOW LEVEL LOGIC CONVERSION
- HIGH "SINK" AND "SOURCE" CURRENT CAPABILITY
- QUIESCENT CURRENT SPECIFIED UP TO 20V
- 5V, 10V AND 15V PARAMETRIC RATINGS
- INPUT LEAKAGE CURRENT  
 $I_l = 100nA$  (MAX) AT  $V_{DD} = 18V$   $T_A = 25^\circ C$
- 100% TESTED FOR QUIESCENT CURRENT
- MEETS ALL REQUIREMENTS OF JEDEC JESD13B "STANDARD SPECIFICATIONS FOR DESCRIPTION OF B SERIES CMOS DEVICES"



### ORDER CODES

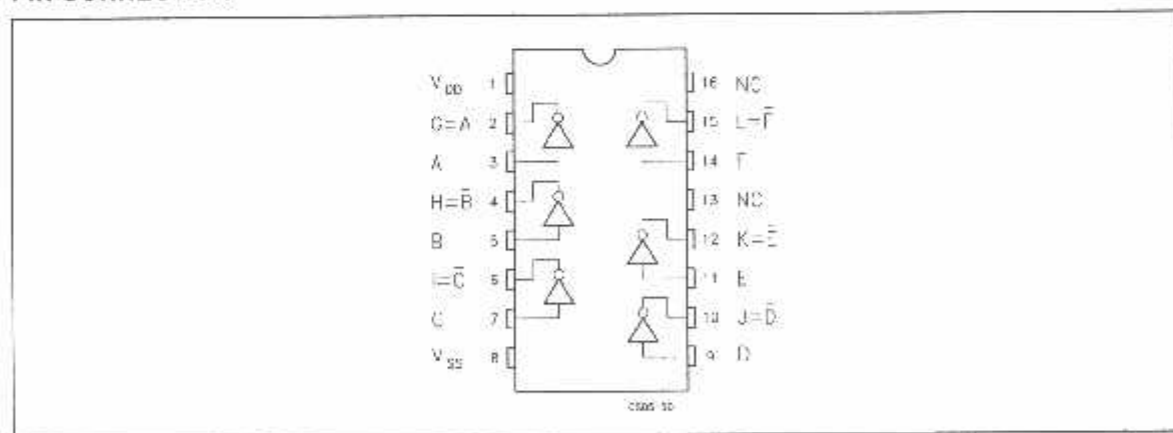
PACKAGE	TUBE	T & R
DIP	HCF4049UBEY	
SOP	HCF4049UBM1	HCF4049UM013TR

### DESCRIPTION

The HCF4049UB is a monolithic integrated circuit fabricated in Metal Oxide Semiconductor technology available in DIP and SOP packages. It is an inverting Hex Buffer/Converter and feature logic level conversions using only one supply voltage ( $V_{DD}$ ).

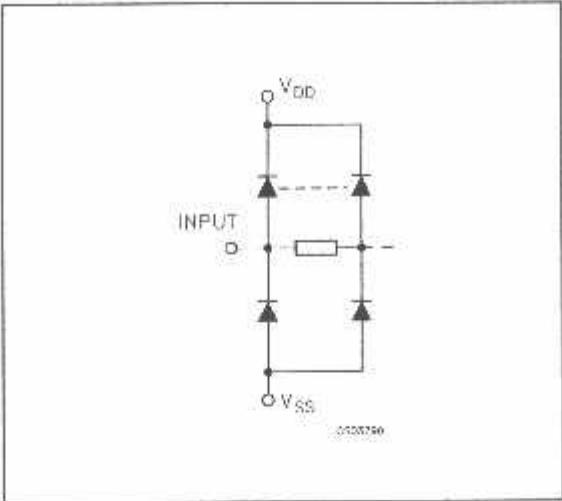
The input high level signal ( $V_{IH}$ ) can exceed the  $V_{DD}$  supply voltage when these devices are used for logic level conversions. This device is intended for use as CMOS to DTL/TTL converters and can drive directly two DTL/TTL loads ( $V_{DD}=5V$ ,  $V_{OL}\leq 0.4V$  and  $I_{OL}\leq 3.2mA$ ).

### PIN CONNECTION





INPUT EQUIVALENT CIRCUIT



PIN DESCRIPTION

PIN No	SYMBOL	NAME AND FUNCTION
3, 5, 7, 9, 11, 14	A, B, C, D, E, F	Data Inputs
2, 4, 6, 10, 12, 15	G, H, I, J, K, L	Data Outputs
13, 16	NC	Not Connected
8	VSS	Negative Supply Voltage
1	VDD	Positive Supply Voltage

TRUTH TABLE

INPUTS	OUTPUTS
A, B, C, D, E, F	G, H, I, J, K, L
L	H
H	L

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
VDD	Supply Voltage	-0.5 to +22	V
VI	DC Input Voltage	-0.5 to VDD + 0.5	V
II	DC Input Current	± 10	mA
PD	Power Dissipation per Package	200	mW
	Power Dissipation per Output Transistor	100	mW
Tcp	Operating Temperature	-55 to +125	°C
Tstg	Storage Temperature	-65 to +150	°C

Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these conditions is not implied.  
All voltage values are referred to VSS pin voltage.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Value	Unit
VDD	Supply Voltage	3 to 20	V
VI	Input Voltage	0 to VDD	V
Top	Operating Temperature	-55 to 125	°C

DC SPECIFICATIONS

Symbol	Parameter	Test Condition				Value						Unit	
		V <sub>I</sub> (V)	V <sub>O</sub> (V)	I <sub>O</sub>   ( $\mu$ A)	V <sub>DD</sub> (V)	T <sub>A</sub> = 25°C			-40 to 85°C		-55 to 125°C		
						Min.	Typ.	Max.	Min.	Max.	Min.		Max.
I <sub>L</sub>	Quiescent Current	0/5			5		0.02	1		30		30	$\mu$ A
		0/10			10		0.02	2		60		60	
		0/15			15		0.02	4		120		120	
		0/20			20		0.04	20		600		600	
V <sub>OH</sub>	High Level Output Voltage	0/5		<1	5	4.95			4.95		4.95		V
		0/10		<1	10	9.95			9.95		9.95		
		0/15		<1	15	14.95			14.95		14.95		
V <sub>OL</sub>	Low Level Output Voltage	5/0		<1	5		0.05			0.05		0.05	V
		10/0		<1	10		0.05			0.05		0.05	
		15/0		<1	15		0.05			0.05		0.05	
V <sub>IH</sub>	High Level Input Voltage		0.5/4.5	<1	5	4			4		4		V
			1/9	<1	10	8			8		8		
			1.5/13.5	<1	15	12			12		12		
V <sub>IL</sub>	Low Level Input Voltage		4.5/0.5	<1	5			1		1		1	V
			9/1	<1	10			2		2		2	
			13.5/1.5	<1	15			3		3		3	
I <sub>OH</sub>	Output Drive Current	0/5	2.5	<1	5	-1.25	-6.4		-0.42		-0.42		mA
		0/5	4.6	<1	5	-0.51	-1.6		-0.38		-0.38		
		0/10	9.5	<1	10	-1.25	-3.6		-1		-1		
		0/15	13.5	<1	15	-3.75	-12		-3		-3		
I <sub>OL</sub>	Output Sink Current	0/5	0.4	<1	5	3.2	6.4		2.6		2.6		mA
		0/10	0.5	<1	10	8	16		6.6		6.6		
		0/15	1.5	<1	15	24	48		19		19		
I <sub>I</sub>	Input Leakage Current	0/18	Any Input		18		$\pm 10^{-5}$	$\pm 0.1$		+1		$\pm 1$	$\mu$ A
C <sub>I</sub>	Input Capacitance		Any Input				5	7.5					pF

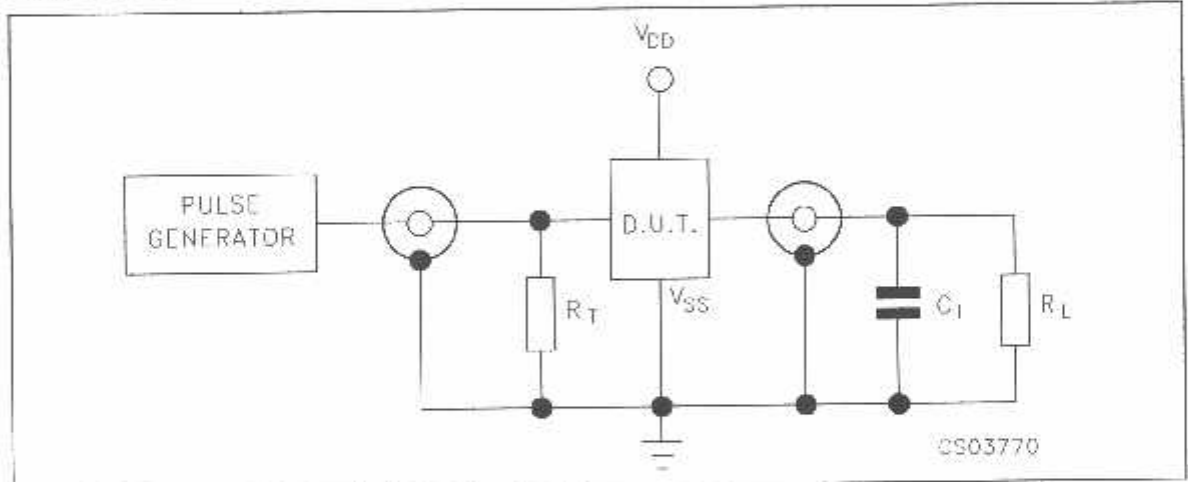
The Noise Margin for both "1" and "0" level is: 1V min. with V<sub>DD</sub>=5V, 2V min. with V<sub>DD</sub>=10V, 2.5V min. with V<sub>DD</sub>=15V

DYNAMIC ELECTRICAL CHARACTERISTICS (T<sub>amb</sub> = 25°C, C<sub>L</sub> = 50pF, R<sub>L</sub> = 200KΩ, t<sub>r</sub> = t<sub>f</sub> = 20 ns)

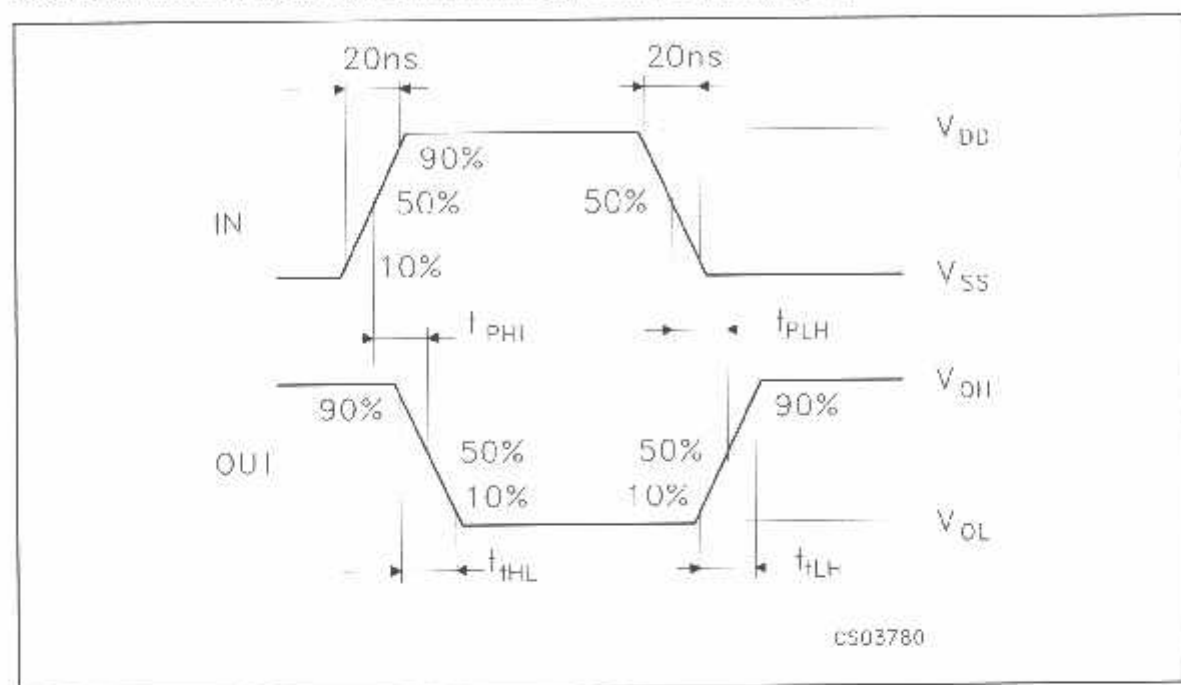
Symbol	Parameter	Test Condition			Value (*)			Unit
		V <sub>DD</sub> (V)	V <sub>I</sub> (V)		Min.	Typ.	Max.	
t <sub>ILH</sub>	Output Transition Time	5	5			80	160	ns
		10	10			40	80	
		15	15			30	60	
t <sub>THL</sub>	Output Transition Time	5	5			30	60	ns
		10	10			20	40	
		15	15			15	30	
t <sub>PLH</sub>	Propagation Delay Time	5	5			60	120	ns
		10	10			32	65	
		5	10			45	90	
		15	15			25	50	
		5	15			45	90	
t <sub>PHL</sub>	Propagation Delay Time	5	5			32	65	ns
		10	10			20	40	
		5	10			15	30	
		15	15			15	30	
		5	15			10	20	

(\*) Typical temperature coefficient for all V<sub>DD</sub> value is 0.3 %/°C.

TEST CIRCUIT

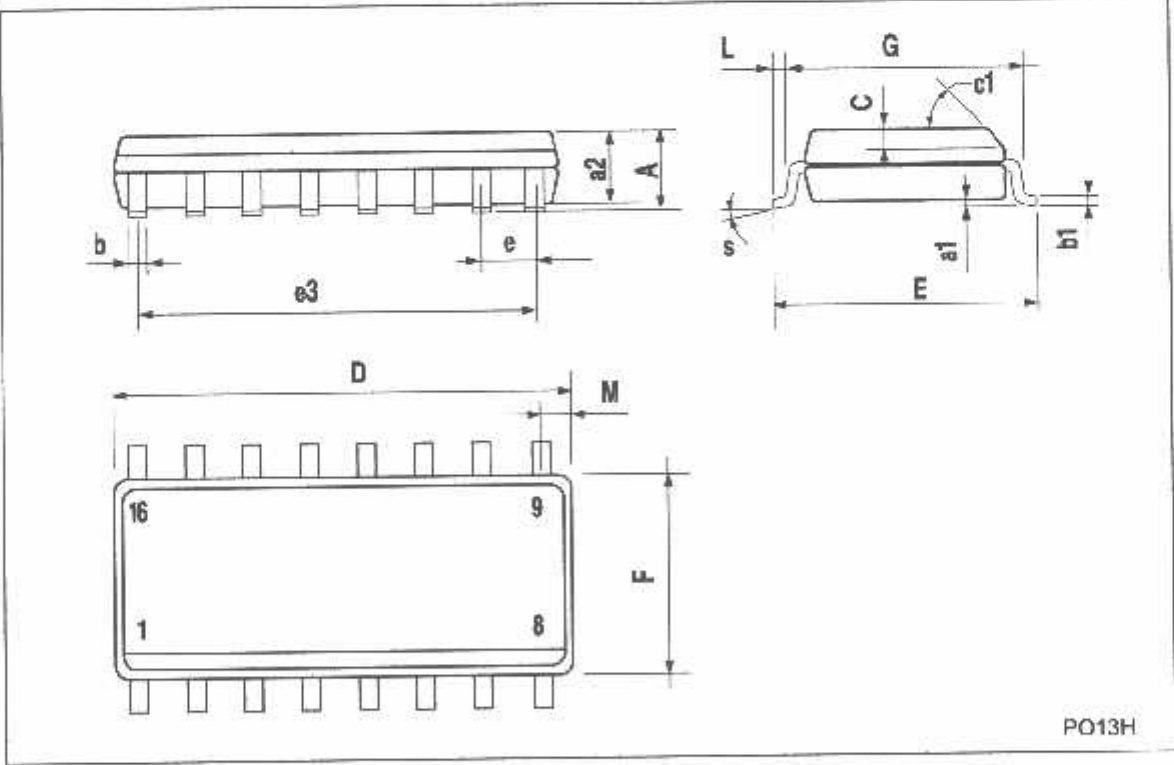


C<sub>L</sub> = 50pF or equivalent (includes jig and probe capacitance)  
R<sub>L</sub> = 200KΩ  
R<sub>T</sub> = Z<sub>OUT</sub> of pulse generator (typically 50Ω)

**WAVEFORM : PROPAGATION DELAY TIMES ( $f=1\text{MHz}$ ; 50% duty cycle)**

SO-16 MECHANICAL DATA

DIM.	mm.			inch		
	MIN.	TYP	MAX.	MIN.	TYP.	MAX.
A			1.75			0.068
a1	0.1		0.2	0.003		0.007
a2			1.65			0.064
b	0.35		0.46	0.013		0.018
b1	0.19		0.25	0.007		0.010
C		0.5			0.019	
c1	45° (typ.)					
D	9.8		10	0.385		0.393
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		8.89			0.350	
F	3.8		4.0	0.149		0.157
G	4.6		5.3	0.181		0.208
L	0.5		1.27	0.019		0.050
M			0.62			0.024
S	8° (max.)					



Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

© The ST logo is a registered trademark of STMicroelectronics

© 2001 STMicroelectronics - Printed in Italy - All Rights Reserved  
STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - China - Finland - France - Germany - Hong Kong - India - Italy - Japan - Malaysia - Malta - Morocco  
Singapore - Spain - Sweden - Switzerland - United Kingdom

© <http://www.st.com>

## NPN SILICON TRANSISTORS

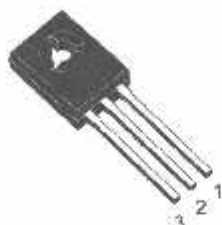
Type	Marking
BD135	BD135
BD135-10	BD135-10
BD135-16	BD135-16
BD139	BD139
BD139-10	BD139-10
BD139-16	BD139-16

- STMicroelectronics PREFERRED SALESTYPES

### DESCRIPTION

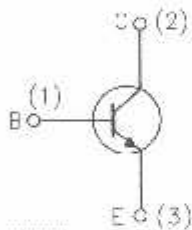
The BD135 and BD139 are silicon Epitaxial Planar NPN transistors mounted in Jedec SOT-32 plastic package, designed for audio amplifiers and drivers utilizing complementary or quasi-complementary circuits.

The complementary PNP types are BD136 and BD140 respectively.



**SOT-32**

### INTERNAL SCHEMATIC DIAGRAM



SC08960

### ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value		Unit
		BD135	BD139	
$V_{CBO}$	Collector-Base Voltage ( $I_E = 0$ )	45	80	V
$V_{CEO}$	Collector-Emitter Voltage ( $I_B = 0$ )	45	80	V
$V_{EBO}$	Emitter-Base Voltage ( $I_C = 0$ )	5		V
$I_C$	Collector Current	1.5		A
$I_{CM}$	Collector Peak Current	3		A
$I_B$	Base Current	0.5		A
$P_{tot}$	Total Dissipation at $T_c \leq 25\text{ }^{\circ}\text{C}$	12.5		W
$P_{tot}$	Total Dissipation at $T_{amb} < 25\text{ }^{\circ}\text{C}$	1.25		W
$T_{stg}$	Storage Temperature	-65 to 150		$^{\circ}\text{C}$
$T_J$	Max. Operating Junction Temperature	150		$^{\circ}\text{C}$

THERMAL DATA

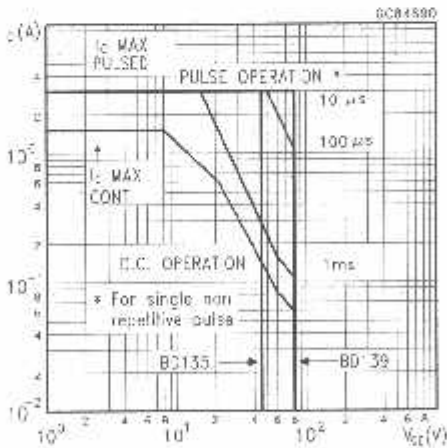
$R_{thj-case}$	Thermal Resistance Junction-case	Max	10	$^{\circ}C/W$
----------------	----------------------------------	-----	----	---------------

ELECTRICAL CHARACTERISTICS (T<sub>case</sub> = 25 °C unless otherwise specified)

Symbol	Parameter	Test Conditions		Min.	Typ.	Max.	Unit
$I_{CBO}$	Collector Cut-off Current ( $I_E = 0$ )	$V_{CB} = 30\text{ V}$ $V_{CB} = 30\text{ V}$	$T_C = 125\text{ }^{\circ}C$			0.1 10	$\mu A$ $\mu A$
$I_{EBO}$	Emitter Cut-off Current ( $I_C = 0$ )	$V_{EB} = 5\text{ V}$				10	$\mu A$
$V_{CE(sus)}^*$	Collector-Emitter Sustaining Voltage ( $I_B = 0$ )	$I_C = 30\text{ mA}$ for <b>BD135</b> for <b>BD139</b>		45 80			V V
$V_{CE(sat)}^*$	Collector-Emitter Saturation Voltage	$I_C = 0.5\text{ A}$ $I_B = 0.05\text{ A}$				0.5	V
$V_{BE}^*$	Base-Emitter Voltage	$I_C = 0.5\text{ A}$ $V_{CE} = 2\text{ V}$				1	V
$h_{FE}^*$	DC Current Gain	$I_C = 5\text{ mA}$ $I_C = 150\text{ mA}$ $I_C = 0.5\text{ A}$	$V_{CE} = 2\text{ V}$ $V_{CE} = 2\text{ V}$ $V_{CE} = 2\text{ V}$	25 40 25		250	
$h_{FE}$	$h_{FE}$ Groups	$I_C = 150\text{ mA}$ for <b>BD135/BD139</b> group-10 for <b>BD135/BD139</b> group-16	$V_{CE} = 2\text{ V}$	63 100		160 250	

\* Pulsed: Pulse duration = 300  $\mu s$ , duty cycle 1.5 %

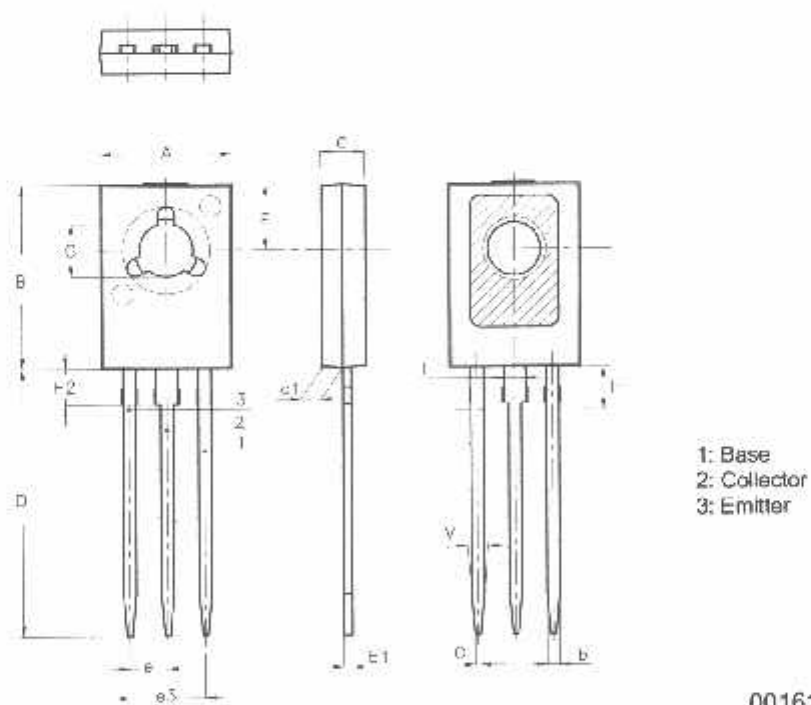
Safe Operating Area





## SOT-32 (TO-126) MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	7.4		7.8	0.291		0.307
B	10.5		10.8	0.413		0.425
b	0.7		0.9	0.028		0.035
b1	0.40		0.65	0.015		0.025
C	2.4		2.7	0.094		0.106
c1	1.0		1.3	0.039		0.051
D	15.4		16.0	0.606		0.630
e		2.2			0.087	
e3		4.4			0.173	
F		3.8			0.150	
G	3		3.2	0.118		0.126
H			2.54			0.100
H2		2.15			0.084	
I		1.27			0.05	
O		0.3			0.011	
V		10°			10°	



0016114/B

Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specification mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

The ST logo is a trademark of STMicroelectronics.

© 2001 STMicroelectronics – Printed in Italy – All Rights Reserved

STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - Canada - China - Finland - France - Germany - Hong Kong - India - Israel - Italy - Japan - Malaysia - Malta - Morocco - Singapore - Spain - Sweden - Switzerland - United Kingdom - United States.

<http://www.st.com>

## PNP SILICON TRANSISTORS

Type	Marking
BD136	BD136
BD136-10	BD136-10
BD136-16	BD136-16
BD138	BD138
BD140	BD140
BD140-10	BD140-10
BD140-16	BD140-16

- STMicroelectronics PREFERRED SALESTYPES
- PNP TRANSISTOR

### DESCRIPTION

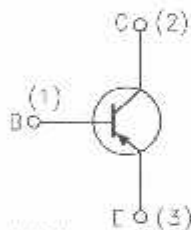
The BD136, BD138 and BD140 are silicon Epitaxial Planar PNP transistors mounted in Jedec SOT-32 plastic package, designed for audio amplifiers and drivers utilizing complementary or quasi-complementary circuits.

The complementary NPN types are the BD135, BD137 and BD139.



SOT-32

### INTERNAL SCHEMATIC DIAGRAM



SC08810

### ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value			Unit
		BD136	BD138	BD140	
$V_{CB0}$	Collector-Base Voltage ( $I_C = 0$ )	-45	-60	-80	V
$V_{CE0}$	Collector-Emitter Voltage ( $I_B = 0$ )	-45	-60	-80	V
$V_{EB0}$	Emitter-Base Voltage ( $I_C = 0$ )		-5		V
$I_C$	Collector Current		-1.5		A
$I_{CM}$	Collector Peak Current		-3		A
$I_B$	Base Current		-0.5		A
$P_{tot}$	Total Dissipation at $T_c \leq 25^\circ\text{C}$		12.5		W
$P_{tot}$	Total Dissipation at $T_{amb} \leq 25^\circ\text{C}$		1.25		W
$T_{stg}$	Storage Temperature		-65 to 150		$^\circ\text{C}$
$T_J$	Max. Operating Junction Temperature		150		$^\circ\text{C}$

THERMAL DATA

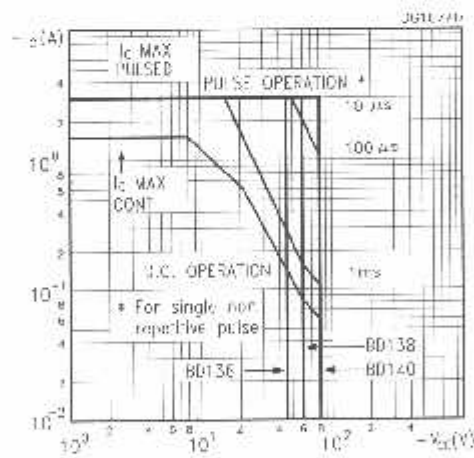
Rthj-case	Thermal Resistance Junction-case	Max	10	°C/W
-----------	----------------------------------	-----	----	------

ELECTRICAL CHARACTERISTICS (Tcase = 25 °C unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
ICBO	Collector Cut-off Current (IE = 0)	VCE = -30 V VCB = -30 V    TC = 125 °C			-0.1 -10	µA µA
IEBO	Emitter Cut-off Current (IC = 0)	VEB = -5 V			-10	µA
VCE(sus)*	Collector-Emitter Sustaining Voltage (IB = 0)	IC = -30 mA for <b>BD136</b> for <b>BD138</b> for <b>BD140</b>	-45 -60 -80			V V V
VCE(sat)*	Collector-Emitter Saturation Voltage	IC = -0.5 A    IB = -0.05 A			-0.5	V
VBE*	Base-Emitter Voltage	IC = -0.5 A    VCE = -2 V			-1	V
hFE*	DC Current Gain	IC = -5 mA    VCE = -2 V IC = -150 mA    VCE = -2 V IC = -0.5 A    VCE = -2 V	25 40 25		250	
hFE	hFE Groups	IC = -150 mA    VCE = -2 V for <b>BD136/BD140</b> group-10 for <b>BD136/BD140</b> group-16	63 100		160 250	

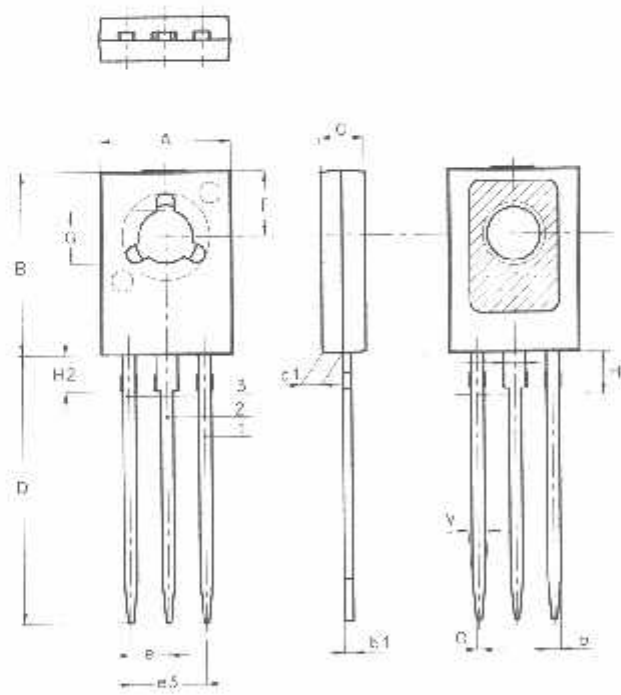
\* Pulsed; Pulse duration = 300 µs, duty cycle 1.5 %

Safe Operating Areas



SOT-32 (TO-126) MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	7.4		7.8	0.291		0.307
B	10.5		10.8	0.413		0.425
b	0.7		0.9	0.028		0.035
b1	0.40		0.65	0.015		0.025
C	2.4		2.7	0.094		0.106
c1	1.0		1.3	0.039		0.051
D	15.4		16.0	0.606		0.630
e		2.2			0.087	
e3		4.4			0.173	
F		3.8			0.150	
G	3		3.2	0.118		0.126
H			2.54			0.100
H2		2.15			0.084	
I		1.27			0.05	
O		0.3			0.011	
V		10°			10°	



0016114/B

Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specification mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

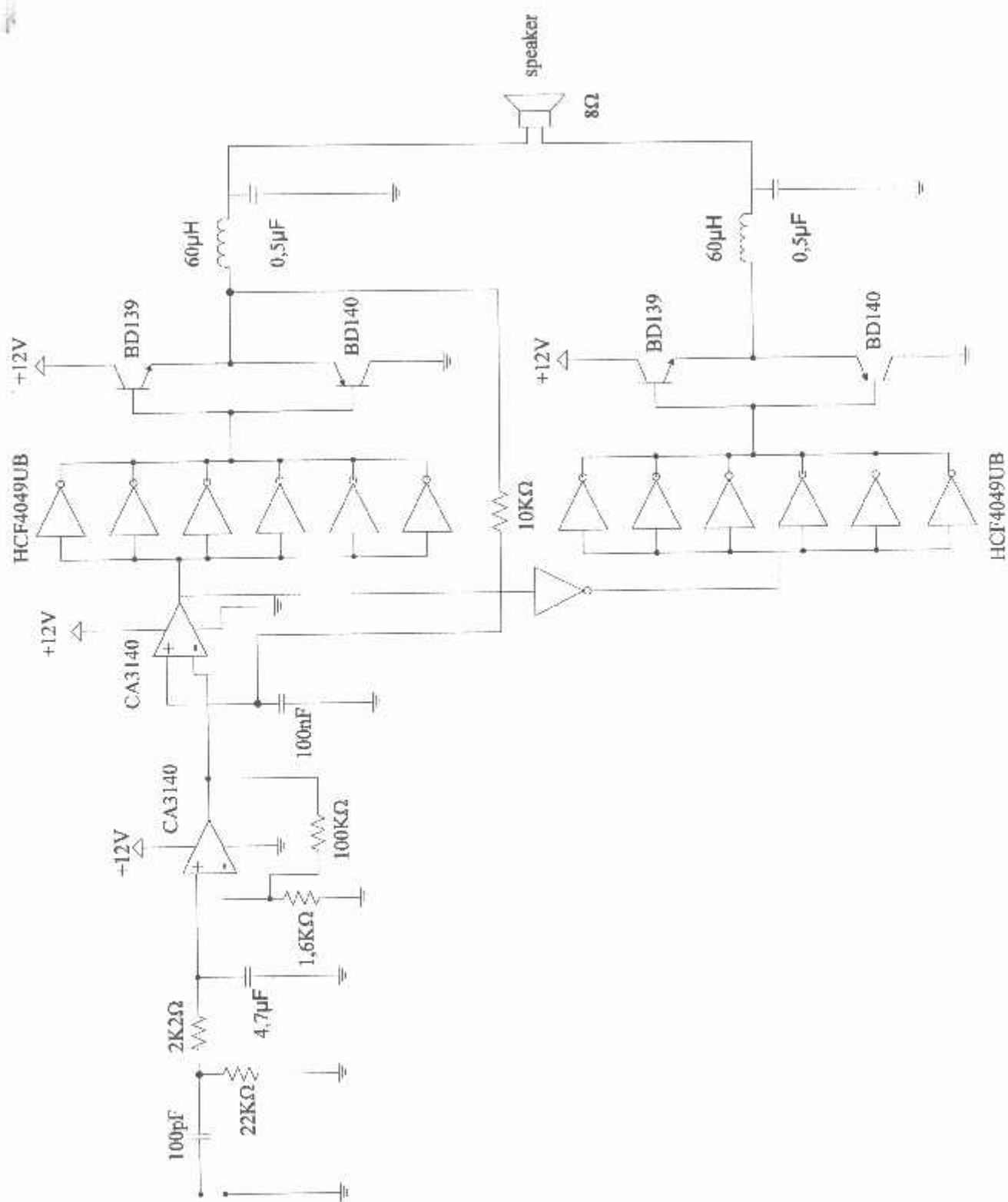
The ST logo is a trademark of STMicroelectronics

© 2001 STMicroelectronics - Printed in Italy - All Rights Reserved

STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - Canada - China - Finland - France - Germany - Hong Kong - India - Israel - Italy - Japan - Malaysia - Malta - Morocco -  
Singapore - Spain - Sweden - Switzerland - United Kingdom - United States

<http://www.st.com>













INSTITUT TEKNOLOGI NASIONAL  
JL. RAYA KARANGLO, KM 2  
MALANG

## FORMULIR BIMBINGAN SKRIPSI

Nama : HARIYADI RAHMAT SUBAGYO  
Nim : 0017154  
Masa Bimbingan : 9 JUNI 2008 s/d 9 DESEMBER 2008  
Judul Skripsi : PERENCANAAN DAN PEMBUATAN ALAT PENGUAT DAYA AUDIO KELAS D

NO	TANGGAL	URAIAN	PARAF PEMBIMBING
1.	26-8-2008	Konsultasi BAB I & BAB II	
2.	28-8-2008	Konsultasi BAB III	
3.	30-8-2008	Revisi BAB III	
4.	4-9-2008	Konsultasi BAB IV & V	
5.	6-9-2008	Acc BAB IV & BAB V	
6.	10-9-2008	Acc Makalah Seminar Hasil	
7.	23-9-2008	Acc Maju Ujian Skripsi	
8.			
9.			
10.			

Malang, 13 Oktober 2008  
Dosen Pembimbing I

  
I Komang Somawirata, ST. MT  
NIP. P. 1030100361

Form S-4 B

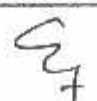

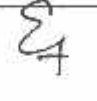
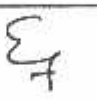


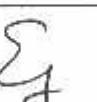




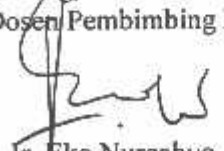
INSTITUT TEKNOLOGI NASIONAL  
JL. RAYA KARANGLO, KM 2  
MALANG

## FORMULIR BIMBINGAN SKRIPSI

Nama : HARIYADI RAHMAT SUBAGYO  
Nim : 0017154  
Masa Bimbingan : 9 JUNI 2008 s/d 9 DESEMBER 2008  
Judul Skripsi : PERENCANAAN DAN PEMBUATAN ALAT PENGUAT DAYA AUDIO KELAS D

NO	TANGGAL	URAIAN	PARAF PEMBIMBING
1.	26-8-2008	Konsultasi BAB I & BAB II	
2.	28-8-2008	Konsultasi BAB III	
3.	30-8-2008	Revisi BAB III	
4.	4-9-2008	Konsultasi BAB IV & V	
5.	6-9-2008	Acc BAB IV & BAB V	
6.	10-9-2008	Acc Makalah Seminar Hasil	
7.	23-9-2008	Acc Maju Ujian Skripsi	
8.			
9.			
10.			

Malang, 13 Oktober 2008  
Dosen Pembimbing II

  
Ir. Eko Nurcahyo  
NIP. Y. 1028700172

Form S-4 B

**INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S1  
KONSENTRASI TEKNIK ELEKTRONIKA**



**PERENCANAAN DAN PEMBUATAN ALAT PENGUAT DAYA  
AUDIO KELAS D**

**SKRIPSI**

***Disusun Oleh:***  
**Hariyadi Rahmat Subagyo**  
**00.17.154**

**SEPTEMBER 2008**

---